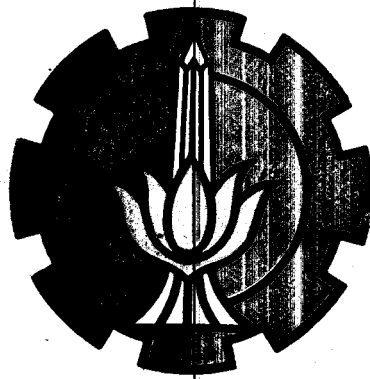


3900/RS/H/91 ✓

**PERENCANAAN SISTEM KONTROL
MULTI INPUT MULTI OUTPUT
DENGAN IBM PC**



P8E
621.398
Han
P-1
1990

Oleh :

R.S. Eddi Handayanono

NRP : 2842200128

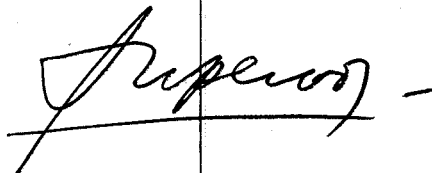
**JURUSAN TEKNIK ELEKTRO
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI SEPULUH NOPEMBER
SURABAYA**

PERENCANAAN SISTEM KONTROL MULTI INPUT MULTI OUTPUT DENGAN IBM PC

TUGAS AKHIR

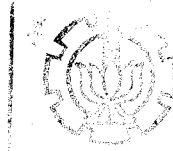
**Diajukan Untuk Memenuhi Sebagian Persyaratan
Guna Menyelesaikan Studi Sarjana
pada
Bidang Studi Komputer
di
Jurusan Teknik Elektro
Fakultas Teknologi Industri
Institut Teknologi Sepuluh Nopember
Surabaya**

**Mengetahui / Menyetujui
Dosen Pembimbing**



Dr. Ir. SOEPENO DJANALI

**SURABAYA
1990**



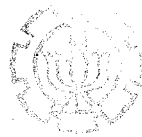
ABSTRAK

Kontrol Automatik telah menjadi bagian yang sangat penting dan terpadu dari proses-proses dalam pabrik dan industri modern. Kontroler otomatis membandingkan harga yang sebenarnya dari keluaran "Plant" dengan harga yang diinginkan, menentukan deviasi, dan menghasilkan suatu sinyal kontrol yang akan memperkecil deviasi sampai nol atau sampai suatu harga yang kecil.

Kontroler yang dibuat digunakan untuk menganalisis karakteristik respon yang terjadi akibat adanya perubahan input dari sistem. Sistem yang dipakai sebagai uji coba dibuat dengan rangkaian komputer analog yang merupakan hasil turunan dari model matematik sistem yang sesungguhnya. Sedangkan Rangkaian interface dibuat sebagai perantara antara sistem komputer digital dengan sistem analog. Dalam tugas akhir ini dibuat suatu bentuk kontroler multi input multi output dengan menggunakan komputer IBM PC.

Komputer digunakan sebagai alat pemroses data sehingga respon yang terjadi dapat diketahui melalui monitor, sedangkan Oskiloskop disini berfungsi untuk mengetahui sinyal keluaran kontroler secara langsung.

Dengan dapat ditampilkannya hasil respon kontroler yang terjadi di layar monitor maka peralatan ini dapat dipergunakan untuk menyelidiki karakteristik hasil kontrol seperti pada "storage oskiloskop".



KATA PENGANTAR

Dengan mengucapkan syukur kehadiran ALLAH SWT. yang telah melimpahkan rahmat dan karunianya sehingga penulis dapat menyelesaikan Tugas Akhir dengan Judul :

"PERENCANAAN SISTEM KONTROL MULTI INPUT

MULTI OUTPUT DENGAN IBM PC/XT"

Tugas akhir ini merupakan salah satu syarat untuk memperoleh gelar sarjana Teknik Elektro bidang studi Teknik Komputer pada Fakultas Teknologi Industri Institut Teknologi Sepuluh Nopember Surabaya.

Pada kesempatan ini pula, penulis ingin menyampaikan terima kasih kepada :

1. Bapak Dr. Ir. Supeno Djanali, selaku dosen pembimbing dan Koordinator Bidang Studi Teknik Komputer, yang telah bersedia mengorbankan waktu dalam memberikan bimbingannya demi terselesaikannya buku ini.
2. Bapak Ir. Zainal Alim, selaku dosen wali yang telah banyak mendorong semangat demi terselesaikannya buku ini
3. Bapak Ir. Syariffudin M. M. Eng, selaku Ketua Jurusan Teknik Elektro FTI-ITS.
4. Rekan-rekan Jurusan Teknik Elektro FTI-ITS, khususnya Bidang Studi Teknik Komputer serta semua pihak yang telah banyak membantu, sehingga dapat terselesaikannya Tugas Akhir ini.

AKhir kata, kami berharap buku Tugas AKhir ini dapat bermanfaat bagi yang memerlukannya, dan kami juga berharap buku ini dapat dikembangkan lebih lanjut.

Surabaya, Juli 1990

Penyusun

DAFTAR ISI

BAB	HAL.
Judul	1
Pengesahan	11
Abstrak	111
Kata Pengantar	iv
Daftar Isi	vi
Daftar Gambar	1x
I. PENDAHULUAN	1
I.1. Latar Belakang	1
I.2. Permasalahan dan pembatasan masalah	2
I.3. Metodologi	3
I.4. Langkah Pembahasan	3
II. MIKROKOMPUTER IBM PC	5
II.1. Pendahuluan	5
II.2. Arsitektur Komputer	6
II.2.1. Mikroprosesor 8088	6
II.2.2. Rangkaian Clock	10
II.2.3. Sistem Bus	10
II.2.4. Sistem ROM	11
II.2.5. Sistem RAM	11
II.2.6. Sistem Timer/Counter	12
II.2.7. Sistem DMA	13
II.2.8. Sistem Interrupt	13

	II.2.9. Sistem Adapter	14
	II.3. IBM PC/XT Slot	14
	II.4. Operasi Pada Sistem Bus	18
	II.5. Mapping Memory IBM PC	19
III.	ANALOG INTERFACE	22
	III.1. Pendahuluan	22
	III.2. Dasar-dasar Penguat Operasional	22
	III.3. Rangkaian Dasar DAC	25
	III.4. Rangkaian Dasar ADC	28
	III.4.1. SAR ADC	28
	III.4.2. Parallel/Flash ADC	30
	III.4.3. Jenis ADC lain	31
	III.5. Dasar-dasar Sistem Kontrol	32
	III.5.1. Kontroler On - Off	33
	III.5.2. Kontroler Proposional	34
	III.5.3. Kontroler Integral	35
	III.5.4. Kontroler Proposional Plus Integral	36
	III.5.5. Kontroler Proposional Plus Derivatif	37
	III.5.6. Kontroler Proposional Plus Integral Plus Derivatif	38
	III.6. Sistem Multi Variabel Kontrol	39
IV.	PERENCANAAN HARDWARE DAN SOFTWARE	42
	IV.1. Pendahuluan	42
	IV.2. Perencanaan Perangkat Keras	43
	IV.2.1. Modul Interface	44

IV. 2. 2.	Rangkaian ADC	50
IV. 2. 3.	Rangkaian DAC	55
IV. 2. 4.	Modul Sistem Plant	57
IV. 3.	Perencanaan Perangkat Lunak	59
IV. 3. 1.	Algoritma	60
IV. 3. 2.	Flowchart	64
V.	PENGUKURAN ALAT	70
V. 1.	Konversi Data A/D, D/A	70
V. 2.	Hasil Output	72
VI.	KESIMPULAN	84
	DAFTAR PUSTAKA	87
	APPENDIKS	88

DAFTAR GAMBAR

GAMBAR	Hal.
1- 1 DIAGRAM BLOK SISTEM KONTROL MULTI INPUT	2
2- 1 DIAGRAM BLOK SISTEM BOARD IBM PC	7
2- 2 REGISTER-REGISTER 8088	9
2- 3 KONFIGURASI SLOT IBM PC/XT	15
2- 4 METODE PENGALAMATAN MEMORI	20
2- 5 MAPPING MEMORI IBM PC	21
3- 1 PENGUAT OPERASIONAL	23
3- 2 RANGKAIAN PEMBALIK TANDA	23
3- 3 DIAGRAM SKEMATIK RANGKAIAN PENJUMLAH	24
3- 4 RANGKAIAN BINARY WEIGHTED RESISTOR DAC	25
3- 5 RANGKAIAN R/2R LADDER DAC	26
3- 6 DIAGRAM BLOK SAR ADC	29
3- 7 RANGKAIAN FLASH ADC	30
3- 8 DIAGRAM BLOK KONTROLER OTOMATIS	33
3- 9 DIAGRAM BLOK ON-OFF KONTROLER	34
3-10 DIAGRAM BLOK KONTROLER PROPORSIONAL	35
3-11 DIFINISI RESET TIME $T/S1/s$	37
3-12 DEFINISI DERIVATIF TIME PADA PD KONTROLER	38
3-13 SISTEM MULTI INPUT MULTI OUTPUT	41
4- 1 PENGALAMATAN I/O PORT DARI MPU 8088	46

GAMBAR

Hal.

4- 2	PENGUNAAN DARI RUANG ALAMAT I/O PORT	46
4- 3	RANGKAIAN PENGKHUSUSAN ALAMAT ANTARA 696-703	47
4- 4	RANGKAIAN INTERFACE LENGKAP	49
4- 5	RANGKAIAN ADC 0809	51
4- 6	RANGKAIAN EXTERNAL DIVIDER INPUT	53
4- 7	RANGKAIAN ADC LENGKAP	54
4- 8	DIAGRAM BLOK DAC 0800	56
4- 9	RANGKAIAN DAC 0800 LENGKAP	56
4-10	MODEL SISTEM PLANT	58
4-11	RANGKAIAN SISTEM PLANT YANG DITETAPKAN	59
4-12	FLOWCHART KONTROLER MULTI INPUT PROPORSIONAL	66
4-13	FLOWCHART KONTROLER PROPORSIONAL PLUS INTEGRAL	67
4-14	FLOWCHART KONTROLER PROPORSIONAL PLUS DERIVATIF	68
4-15	FLOWCHART KONTROLER PROPORSIONAL PLUS INTEGRAL- PLUS DERIVATIF	69
5- 1	GAMBAR HASIL PENGUKURAN ADC/DAC	70
5- 2	GAMBAR HASIL OUTPUT KONTROLER PROPORSIONAL PLUS INTEGRAL DENGAN SET POINT 1, K_i 0.4, K_p 1	72
5- 3	HASIL OUTPUT KONTROLER PROPOSIONAL PLUS INTE- GRAL DENGAN SET POINT -2.5, K_i 0.3, DAN K_p 1	73
5- 4	HASIL OUTPUT KONTROLER PROPORSIONAL PLUS DERI- VATIF DENGAN SET POINT 1, K_d 0.8, DAN K_p 1	75
5- 5	HASIL OUTPUT KONTROLER PROPORSIONAL PLUS DERI- VATIF DENGAN SET POINT -2.5, K_d 0.7, DAN K_p 1	76

x1

Hal.

GAMBAR

5- 6	HASIL OUTPUT KONTROLER PROPORSIONAL PLUS DERIVATIF DENGAN SET POINT 5, Kd 0.6, DAN Kp 1	77
5- 7	HASIL OUTPUT KONTROLER PROPORSIONAL PLUS INTEGRAL PLUS DERIVATIF DENGAN SET POINT -5, K1 0.3, Kd 0.9, DAN Kp 1	78
5- 8	HASIL OUTPUT KONTROLER PROPORSIONAL PLUS INTEGRAL PLUS DERIVATIF DENGAN SET POINT -2.5, K1 0.25, Kd 0.8, DAN Kp 1	79
5- 9	HASIL OUTPUT KONTROLER PROPORSIONAL PLUS INTEGRAL PLUS DERIVATIF DENGAN SET POINT -1, K1 0.3, Kd 0.9 DAN Kp 1	80
5-10	HASIL OUTPUT KONTROLER PROPORSIONAL PLUS INTEGRAL PLUS DERIVATIF DENGAN SET POINT 1, K1 0.3, Kd 0.8 DAN Kp 1	81
5-11	HASIL OUTPUT KONTROLER PROPORSIONAL PLUS INTEGRAL PLUS DERIVATIF DENGAN SET POINT 2.5, K1 0.25, Kd 0.8 DAN Kp 1.	82
5-12	HASIL OUTPUT KONTROLER PROPORSIONAL PLUS INTEGRAL PLUS DERIVATIF DENGAN SET POINT 5, K1 0.3, Kd 0.9, DAN Kp 1	83

BAB I

PENDAHULUAN

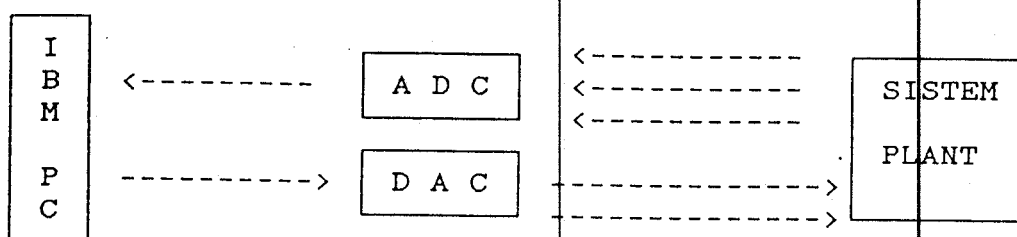
I. 1. LATAR BELAKANG

Pada akhir abad ke duapuluh sekarang ini perkembangan teknologi semakin lama semakin pesat, salah satu hasil produk teknologi yaitu komputer, maka tidaklah terlalu berlebihan bila masa sekarang ini disebut era komputer.

Sejalan dengan berkembangnya teknologi komputer, bertambah luas pula pemakaiannya, baik untuk industri, pendidikan, pribadi maupun untuk aplikasi-aplikasi lain dalam bidang teknik. Salah satu aplikasi tersebut adalah digunakannya komputer pribadi (Personal Computer / PC) sebagai pemroses sinyal digital.

Dalam tugas akhir ini akan dibahas Sistem Kontrol Multi Input Multi Output dengan menggunakan komputer PC sebagai sarana pemroses data digital. Proses penyimpanan di sini dengan memanfaatkan memory dari PC (RAM). Pertama dengan menghubungkan suatu plant ke ADC. Untuk plant yang lebih dari satu (multi input) terlebih dahulu dilewatkan ke multiplexer untuk dipilih input mana yang akan di ambil terlebih dahulu, setelah dari multiplexer sinyal tersebut akan di-sampling melalui suatu interface untuk diproses. Sinyal hasil pemrosesan disimpan ke dalam memory dan kemudian dikeluarkan melalui DAC ke

suatu plant. Sinyal hasil pemrosesan dapat langsung dilihat di Osciloskop. Sedangkan untuk melihat hasil pemrosesan pada monitor komputer didapatkan setelah semua sinyal masuk memory baru kemudian hasil pemrosesan dapat ditampilkan. Blok diagram dari Sistem kontrol multi input multi output dengan komputer dapat dilihat pada gambar 1.1. di bawah ini.



GAMBAR 1.1.

DIAGRAM BLOK SISTEM KONTROL MULTI INPUT MULTI OUTPUT

I. 2. PERMASALAHAN DAN PEMBATASAN MASALAH

Pada tugas Akhir ini akan dibahas perangkat keras dan perangkat lunak dari piranti yang menghubungkan mikro komputer IBM PC dengan sistem yang dikontrol. Adapun perangkat keras tersebut meliputi arsitektur komputer dari IBM PC sendiri, rangkaian ADC dan DAC, serta sistem yang akan dikontrol. Sedangkan perangkat lunaknya meliputi program untuk mengontrol sistem.

Persyaratan utama dari setiap sistem kontrol adalah stabil. Di samping kestabilan mutlak sistem kontrol harus mempunyai kestabilan relatif yang layak.

Suatu sistem kontrol juga harus mampu memperkecil kesalahan sampai nol atau sampai pada suatu harga yang dapat ditoleransi.

Dalam perencanaan tugas akhir ini interface dari alat yang dibuat hanya dibatasi sampai empat sinyal masukan yang mempunyai range negatif 10 V sampai positif 10 V, dan dalam pengambilan data dari sistem plant yang dibuat hanyalah dua masukan saja, sedangkan keluaran sinyal dari DAC ke sistem plant hanyalah satu. Pembatasan ini mengingat kemampuan komponen dan rangkaian yang terbatas, serta untuk mempermudah dalam perencanaan perangkat keras.

I. 3. METODOLOGI

Dalam perencanaan tugas akhir ini metode yang dipergunakan adalah :

- Pengumpulan Data.
- Studi Literatur.
- Perencanaan rangkaian.
- Pembuatan Hardware.
- Pembuatan Software.
- Pengujian Alat.
- Pembuatan naskah.

I. 4. LANGKAH - LANGKAH PEMBAHASAN

Langkah - langkah pembahasan pada tugas akhir ini dilakukan sebagai berikut :

Dalam BAB II akan dibahas mengenai Mikrokomputer IBM PC, yaitu meliputi komputer IBM PC secara umum maupun internal mikroprosesor 8088.

Dalam BAB III akan dibahas mengenai Sistem Analog, yaitu teori mengenai rangkaian Analog to Digital, Digital to Analog, Op-amp, maupun sistem kontrol sendiri.

Dalam BAB IV akan dijelaskan mengenai Perencanaan Sistem Hardware dan Software. Untuk perencanaan hardwarenya akan dijelaskan cara mengakses data ke port A/D konverter maupun D/A converter serta sistem plant yang akan dikontrol, sedangkan untuk perencanaan Software dijelaskan mengenai algoritma, flowchart maupun penurunan rumus matematikanya.

Dalam BAB V akan dibahas mengenai hasil pengukuran ADC dan DAC, serta hasil input maupun output sistem yang dikontrol.

Sedangkan dalam BAB VI akan dijelaskan mengenai hasil kesimpulan menyeluruh dari sistem yang direncanakan.

BAB II

MIKROKOMPUTER IBM PC

II. 1. PENDAHULUAN

Mikroprosesor merupakan bagian terpenting pada suatu sistem komputer, karena mikroprosesor merupakan pusat pengolah yang mengatur keseluruhan komponen yang menunjang sistem komputer tersebut.

Sebuah mikrokomputer memiliki 4 bagian fungsional yang pokok. Tiap-tiap bagian tersebut dihubungkan lewat jalur-jalur penghubung yang dikenal dengan nama 'BUS'.

Keempat bagian fungsional tersebut adalah :

- Central Processing Unit (CPU)
- Memory
- Input Unit
- Output Unit

Sedangkan CPU sendiri terdiri dari 2 bagian fungsional, yaitu Control unit dan Logical unit. CPU sering juga disebut sebagai mikroprosesor.

Dalam tugas akhir ini dipilih mikrokomputer IBM PC/XT dengan pertimbangan-pertimbangan antara lain : umum, murah, software mendukung serta mudah pengoperasiannya. Oleh karena itu pada bab ini penjelasannya akan berhubungan dengan sistem mikrokomputer dari IBM PC sendiri.

II.2. ARSITEKTUR KOMPUTER

Sistem unit IBM PC/XT terdiri atas mikroprosessor 16 bit 8088, Read Only Memory (ROM), Random Access Memory, Power Supply serta sebuah speaker untuk aplikasi audio ditambah 5 buah ekspansi slot (8 buah untuk IBM PC-XT) untuk pengembangan sistem board lebih lanjut, termasuk untuk keperluan-keperluan Expansion Card Controller seperti Disk-Drive Controller, Printer Card Controller, Monochrome / Color Graphic Card, Serial Port Controller, dan lain-lain.

Sistem Unit Processor Board IBM ini terdiri atas :¹⁾

- Prosessor 8088 sebagai CPU
- Rangkaian Clock
- Sistem Bus
- Sistem ROM
- Sistem RAM
- Sistem Timer / Counter
- Sistem DMA
- Sistem Interrupts
- Sistem Adapter

Block diagram dari Sistem Unit Prosessor IBM ini dapat dilihat pada gambar 2.1.

II.2.1 MIKROPROSESOR 8088

CPU merupakan otak atau jantung dari unit komputer karena semua proses dilaksanakan didalam CPU.

¹⁾ Lewis C Eggebrecht, 'Interfacing to the IBM PC', Howard W. Sams & Co, 1985, Hal 21

DIAGRAM BLOCK SISTEM BOARD IBM PC

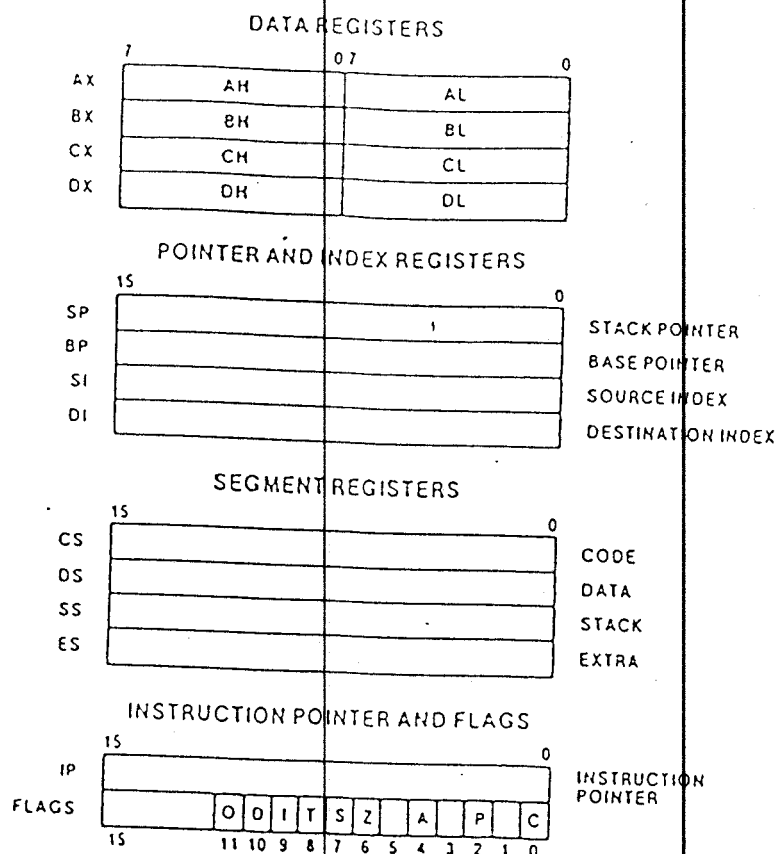
Mikrokomputer IBM PC/XT menggunakan mikroprosesor 8088 produksi intel sebagai CPU. Mikroprosesor 8088 ini merupakan mikroprosesor 16 bit dengan 8 bit memori data bus dan 20 bit address bus, artinya meskipun Mikroprosesor ini memiliki kemampuan memanipulasi data 16 bit, tetapi pengambilan dan penulisan data dilakukan pada memori 8 bit secara byte per byte pada suatu siklus tertentu, serta mampu mengakses memori sampai 1 megabytes yang dapat berupa data atau program.

Sebenarnya mikroprosesor 8088 ini merupakan turunan dari mikroprosesor 8086, hanya berbeda pada lebar data bus. Mikroprosesor 8086 mempunyai 16 bit internal maupun eksternal data bus, sedangkan mikroprosesor 8088 mempunyai internal data bus 16 bit, tetapi memori data bus 8 bit. ³⁾ Meskipun demikian software yang digunakan untuk keduanya sama, hanya berbeda pada kecepatan eksekusi pada pengaksesan data 16 bit.

Mikroprosesor 8088 ini memiliki 14 buah register 16 bit yang terbagi menjadi : empat buah data register, empat buah " pointer dan indeks register ", empat buah segment register serta pointer instruksi dan flags register. Register register tersebut ditunjukkan pada gambar 2.2.

Mikroprosesor 8088 ini mempunyai address bus 20 bit yang memungkinkan untuk mengakses 1.048.576 lokasi memori, tetapi karena instruksi-instruksinya hanya memperbolehkan operasi dan manipulasi address 16 bit

3) Ibid, hal 28



GAMBAR 2.2⁴⁾
REGISTER-REGISTER 8088

saja, jadi seolah-olah hanya 65.536 bytes lokasi memori saja yang dapat diakses. Untuk pengaksesan jumlah lokasi memori yang lebih banyak, maka mikroprosesor 8088 dilengkapi dengan register khusus yang dinamakan segment register 16 bit, sehingga memungkinkan pengaksesan 16 segment memori yang tiap segmentnya terdiri atas 65.536 bytes lokasi memori.

Mikroprosesor 8088 mempunyai empat macam segment register, yaitu :

- Code segment : Segment register yang menunjukkan seg-

⁴⁾ Ibid, hal 35

ment daripada program / instruksi-instruksi / op-code yang sedang dijalankan.

- Data segment : Segment register yang menunjukkan segment daripada variabel / array / data dari program.
- Stack segment : Segment register yang menunjukkan segment daripada semua data yang diakses oleh stack pointer (SP) atau base pointer (BP), dan sebagai cadangan dari tempat yang sedang dikerjakan.
- Extra segment : Segment register tambahan yang digunakan untuk menghubungi baik dengan stack, data, ataupun code segment.

II. 2. 2. RANGKAIAN CLOCK.

Mikrokomputer IBM PC-XT ini bekerja dengan frekwensi clock 4,77 MHz. Rangkaian oscillator yang digunakan dibangkitkan oleh kristal 14.31818 MHz dan melalui 8284 clock chip frekwensi tersebut dibagi tiga menjadi 4,77 MHz, yang digunakan sebagai input dari clock mikroprosesor 8088. Selanjutnya clock 4,77 MHz ini dibagi 4 lagi menjadi 1,19 MHz yang digunakan untuk membangkitkan input clock pada sistem timer / counter.

II. 2. 3. SISTEM BUS.

Sistem bus merupakan bagian utama dari sistem board IBM PC-XT yang digunakan untuk menghubungkan

sinyal-sinyal ke mikroprosesor 8088. Sistem bus ini terdiri dari bermacam-macam sinyal antara lain : Data bus, Address bus, Control bus, Timing, Interrupt request, dan Direct Memory Access (DMA) control.

II. 2. 4. SISTEM ROM.

Sistem board IBM PC dilengkapi dengan Read-only memory (ROM) 64 KB. ROM ini didekodekan sedemikian rupa sehingga menempati 64 KB lokasi memory teratas dalam mapping memori IBM. ROM ini didekode mulai lokasi F0000 - FFFFF. Adapun ROM ini berisi program bahasa mesin / Assembly 8088 yang antara lain berfungsi untuk :⁵⁾

- Inisialisasi System.
- Power-on diagnostic and system checkout.
- System konfigurasi determination.
- I/O device driver yang disebut juga BIOS (Basic Input / Output System).
- Diskette bootstrap loader.
- Font bit pattern dari character ASCII.

Sisa dari lokasi ROM yang 32 KB berisi microsoft BASIC Interpreter.

II. 2. 5 SISTEM RAM

Sistem RAM IBM PC menempati lokasi address memori mulai dari 00000 sampai 9FFFF (640K), diasumsikan bahwa memorinya 640KB (karena sekarang ini jarang dijumpai komputer dengan memori kurang dari 640K).

5) Ibid, hal 24

Sistem RAM ini berisi 9 bit data, tetapi bit yang kesembilan merupakan parity bit. parity ini dihasilkan pada setiap siklus penulisan memori (Memory write cycle) dan diisikan pada bit ke-sembilan dari sistem dinamik RAM. Pada setiap siklus pembacaan memori (Memory read cycle), parity ini dibangkitkan dari kedelapan bit data, kemudian dibandingkan dengan parity bit yang telah disimpan pada siklus sebelumnya. Apabila kedua bit data tersebut sama berarti data yang terbaca adalah benar (Valid). Lokasi yang terendah dari sistem (RAM) ini digunakan oleh DOS (Disk Operating Sistem) yang antara lain digunakan untuk interrupt vektor, DOS data area, DOS communication area, sedangkan sisanya digunakan untuk keperluan pemakai.

II. 2. 6 SISTEM TIMER / COUNTER.

Untuk mendukung sistem timing dan fungsi counting IBM PC dilengkapi dengan sebuah 8253-5 timer / counter Chip dengan 16 bit Timer Counter. Clock input dari ketiga channel chip ini dikendalikan oleh sinyal clock 1,19 Mhz. Output Timer channel 0 dihubungkan ke sistem interrupt level 0 dan diprogram untuk menghasilkan interrupt setiap 54,925 milidetik yang digunakan oleh Sistem I/O Routine & Sistem Time-Off Day Clock/Calender. Output Timer Channel 1 menghasilkan DMA Request pada DMA Channel 0 yang digunakan untuk merefresh System Dynamic Memory dengan menghasilkan dummy read cycle setiap 72

Clock Processor atau setiap 15,12 mikrodetik. Output Timer Channel 2 digunakan untuk mengendalikan System Audio Speaker.

II. 2. 7. SISTEM DMA

Beberapa peralatan I/O seperti Disk Drive, mentransmisi data lebih cepat daripada yang dapat dilakukan processor lewat kontrol program. Untuk menangani hal ini maka sistem board IBM PC/XT dilengkapi dengan chip 8237-5 DMA Controller. Chip ini dapat mentransmisikan data antara memori dan interface/Adapter tanpa memerlukan kontrol dari processor, dengan demikian proses transmisi data berlangsung sangat cepat sehingga dapat menghemat waktu process.

Chip Controller ini memiliki 4 channel yang memiliki fungsi dan urutan prioritas sbb:

- Channel 0 : memory refresh RAM (periode tertinggi).
- Channel 1 : belum digunakan.
- Channel 2 : digunakan oleh Disk Drive adapter.
- Channel 3 : belum digunakan (prioritas terendah).

II. 2. 8. SISTEM INTERRUPT

CPU 8088 mempunyai 2 buah fasilitas interrupt, yaitu Maskable Interrupt & Non-Maskable Interrupt. Tetapi karena lebih banyak level interrupt yang diperlukan maka Sistem Board IBM dilengkapi dengan chip 8259 Interrupt Controller yang memperluas kemampuan Maskable Interrupt

sampai 8 level Interrupt. Dari kedelapan level tersebut 2 level telah digunakan oleh Sistem Board yaitu : level 0 (tertinggi) digunakan untuk menerima interrupt dari Timer / Counter Channel 0. Level 1 digunakan untuk menerima interrupt dari keyboard PC. Sedangkan sisa 6 level yang tersedia pada sistem bus dapat digunakan untuk keperluan lain.

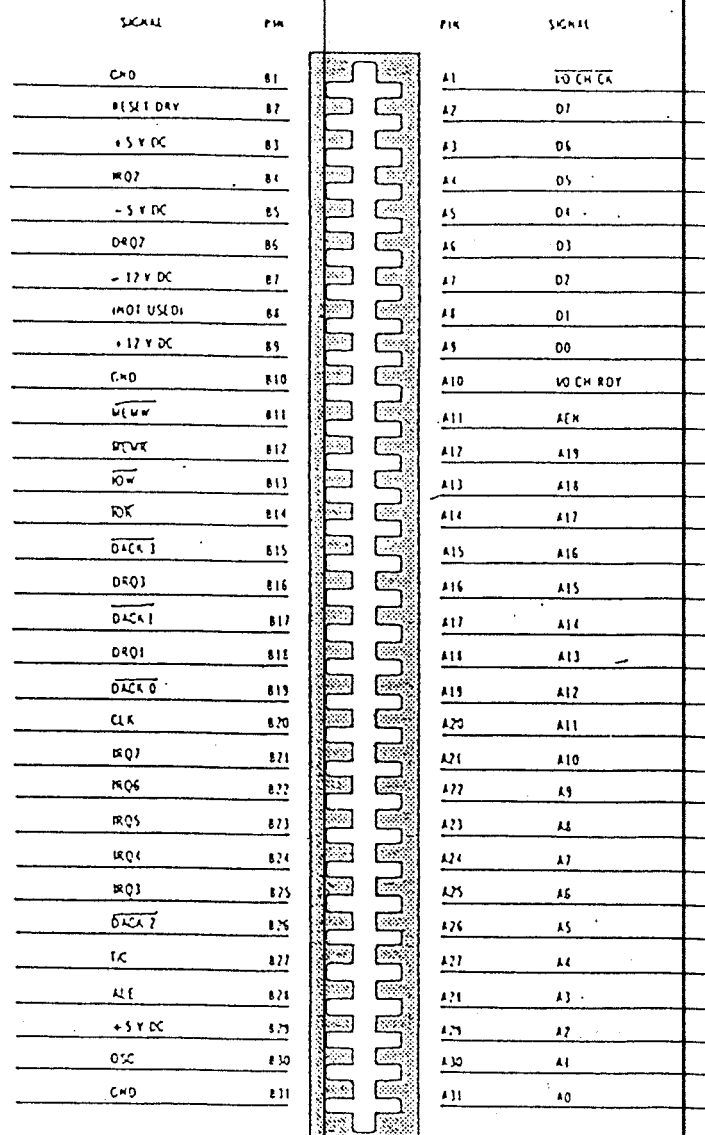
II. 2. 9. SISTEM ADAPTER

Sistem Board IBM dilengkapi dengan beberapa adapter seperti keyboard, audio, speaker, audio cassette, Peralatan-peralatan ini terintegrasi pada sistem bus melalui chip parallel register. Chip yang digunakan dalam PC ini adalah 8255A-A, yang mempunyai 3 buah I/O Port lines 8 bit. Port-port 8255A-5 ini digunakan antara lain untuk membaca data dari konfigurasi dip-switch (memory select function), membaca scan code dari keyboard, membangkitkan audio speaker, membaca serial data dari audio cassette, mengontrol motor dll.

II. 3. IBM PC/XT SLOT

Sistem board IBM PC/XT mempunyai 8 buah slot (I/O Channel). Semua slot tersebut mempunyai konfigurasi pin yang sama dan dapat mengakses memory dan I/O Map yang sama. Melalui salah satu slot yang tak terpakai dari IBM PC/XT inilah sistem yang direncanakan diinterface. Slot

IBM PC/XT merupakan konektor 62 pin yang konfigurasinya dapat dilihat pada gambar 2.3. Dalam perencanaan alat disini tidak semua pin dari slot PC digunakan, melainkan hanya beberapa pin saja.



GAMBAR 2.3. 6)

KONFIGURASI SLOT IBM PC/XT

Berikut ini penjelasan dari masing-masing pin serta penggunaannya :

- A0 - A19 : Line-line ini digunakan untuk mengakses memori dan peralatan I/O dari sistem. Kedua puluh adres line ini dapat mengakses sampai 1 MB memory. Line-line ini bisa dihasilkan oleh processor 8088 maupun DMA Controller.
- D0 - D7 : Line-line ini digunakan sebagai jalur data baik oleh processor, memory atau peralatan I/O. D0 merupakan Least Significant bit, sedangkan D7 merupakan Most Significant bit.
- ALE : Singkatan dari Address Latch Enable. Line ini dihasilkan oleh 8288 bus controller dan digunakan oleh sistem board untuk me-latch (mengunci alamat yang benar dari processor). Line ini aktif pada trailing edge.
- IOR : Line ini digunakan untuk memerintahkan suatu peralatan I/O agar meletakkan datanya pada data bus. Line ini dapat dibangkitkan baik oleh processor 8088 maupun DMA controller dan aktif low.
- IOW : Line ini digunakan untuk memerintah suatu peralatan I/O agar membaca data yang berada pada data bus dan aktif low.
- MEMR : Line ini digunakan untuk menginstruksikan

memori untuk meletakkan datanya pada data bus. Line ini aktif low dan dapat dibangkitkan baik oleh processor maupun DMA Controller.

- MEMW : Line ini digunakan untuk menginstruksikan memori untuk menyimpan data yang berada pada data bus. Line ini aktif low.
- AEN : Singkatan dari Address Enable. Line ini digunakan untuk men-non aktif-kan kontrol processor dan memberikan DMA Controller untuk mengambil alih operasi. Jika line ini aktif (High) maka DMA controller telah mengambil alih kontrol atas address bus, data bus, perintah pembacaan (memori dan I/O), serta perintah penulisan (memory dan I/O).
- IRQ2-IRQ7 : Line ini berhubungan langsung dengan 8259 interrupt controller. Dipakai oleh unit I/O untuk meng-interrupt CPU 8088.
- OSC & CLK : OSC (Oscillator) dan CLK (Clock) adalah sinyal clock dengan frekwensi masing-masing 14.31818 MHz dan 4.77 Mhz.
- RESET DRV : Line ini digunakan untuk me-reset atau mmenginisialisasikan sistem logic selama power-up.
- POWER SUPPLY dan Ground :

Pada slot tersedia tegangan 4 macam yaitu +5 volt, -5 volt, +12 volt, -12 volt.

Besarnya tegangan tersebut diukur terhadap ground. Besar daya power supply yang dipakai umumnya sekitar 63 watt.

Melalui I/O Channel Slot ini, Interface yang direncanakan dapat berkomunikasi dengan mikrokomputer IBM PC-XT, termasuk pengalamatan memori dan I/O port.

II.4. OPERASI PADA SISTEM BUS

Interface selalu melibatkan pemindahan data melalui sistem data bus. Waktu pemindahan data ini dikenal dengan nama siklus bus (Bus Cycle). Pada IBM PC dikenal ada 2 macam bus cycle yaitu bus cycle yang dilakukan oleh 8088 dan bus cycle yang dilakukan oleh 8237 DMA Controller.

8088 bus cycle meliputi :

- Memory read bus cycle : Berfungsi untuk pengambilan data atau instruksi dari memory ke 8088.
- Memory write bus cycle : Berfungsi untuk menuliskan data ke memory dari 8088.
- I/O port read bus cycle : Berfungsi untuk mengambil data dari I/O port ke 8088.
- I/O port write bus cycle : Berfungsi untuk mengirimkan data dari 8088 ke I/O port.

DMA bus cycle terdiri dari :

- DMA memory write cycle : Mengirimkan data dari I/O port ke 8088.
- DMA memory read cycle : Mengirimkan data dari memory ke I/O port.
- Memory refresh DMA cycle : Terjadi setiap 72 processor clock dihasilkan oleh timer yang melakukan interrupt 8088 lewat interrupt controller.

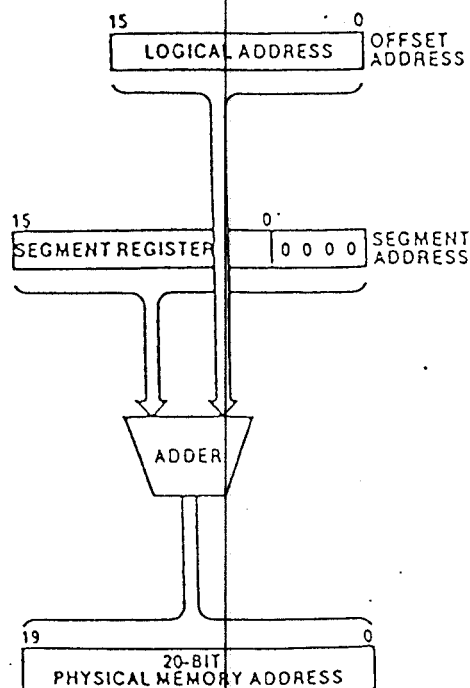
II. 5. MAPPING MEMORY IBM PC

Komputer IBM PC mempunyai 20 bit address bus, maka berarti dapat mengakses lokasi sebanyak 1 MegaByte atau tepatnya 1.048.576 byte address. Hal ini dapat dicapai dengan memanipulasi 16 bit address bus 8088 dengan metode segment register seperti diperlihatkan pada gambar 2.4.

Untuk dapat mengalami lokasi memory sebesar 1 MegaByte diperlukan dua buah register, register pertama digunakan untuk mengalami offset sedangkan register yang lain digunakan untuk mengalami segmentnya. Cara pengalamatannya adalah dengan menggeser register segment kekiri 4 kali kemudian ditambahkan dengan register offset.

Dalam desain IBM PC/XT membagi dua bagian lokasi memori yaitu bagian atas dan bagian bawah. sebagai tambahan display adapter juga menggunakan alamat memori ini sebagai penyangga display monitor. Pada bagian atas

alamat memori ditempati oleh ROM. Dari 64 KiloByte yang disediakan pada ruang bagian atas diisi ROM sebanyak 40 KiloByte. ROM ini terletak pada board induk dan tidak dapat diletakkan pada sistem bus slot.



GAMBAR 2.4.⁷⁾

METODE PENGALAMATAN MEMORY

Ram ditempatkan pada awal ruang bagian bawah memori untuk PC berisikan 64 KiloByte, Sedangkan untuk XT berisikan 256 KiloByte atau 640 KiloByte pada board induk. Untuk tambahan dapat digunakan RAM ekspansi yang ditancapkan pada slot ekspansi.

Display monitor adapter mengambil tempat 32 KiloByte yang digunakan untuk display buffer. Color Graphic card menggunakan 16 KiloByte dari 32 KiloByte yang disediakan. Monochrome display adapter menggunakan

7) Ibid, hal 34

BAB III

ANALOG INTERFACE

III. 1. PENDAHULUAN

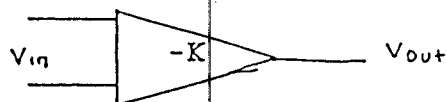
Data dalam mikrokomputer selalu berbentuk digital. Ini berbeda dengan kenyataan dunia luar yang lazimnya mengenal data berbentuk analog. Untuk itu agar mikroprosesor dapat mengambil data dari luar yang berbentuk digital maka diperlukan suatu konverter analog to digital (A/D). Peralatan ini melakukan konversi tegangan atau konversi arus analog menjadi data digital. Sebaliknya setelah CPU selesai memproses data, sering kali diperlukan suatu konversi dari jawaban digital kedalam tegangan atau arus analog. Konversi ini memerlukan sebuah konverter digital to analog (D/A).

Analog interface merupakan suatu alat penghubung antara dunia digital dan dunia analog atau antara mikrokomputer dengan dunia luar. Pada interface ini akan dijumpai baik konverter A/D sebagai input maupun konverter D/A sebagai outputnya. Pada bagian ini akan dijelaskan beberapa segi dasar-dasar perantara analog.

III. 2. DASAR-DASAR PENGUAT OPERASIONAL

Sebelum membahas perantara analog maka terlebih dahulu akan dijelaskan secara ringkas mengenai penguat operasional yang biasa disebut op-amp (operasional

amplifier). Karena piranti ini disamping banyak digunakan dalam konverter D/A mau pun A/D digunakan juga untuk menghasilkan bermacam-macam operasi matematik, seperti pembalikan tanda, penjumlahan, dan integrasi.

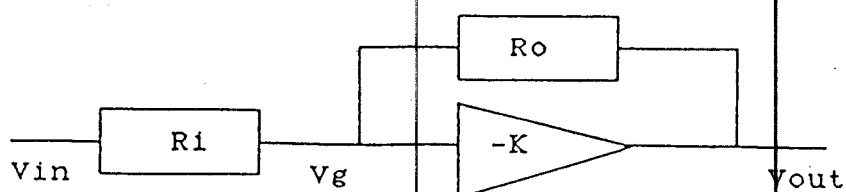


GAMBAR 3.1. PENGUAT OPERASIONAL.

Elemen ini merupakan penguat arus searah yang mempunyai penguatan sangat tinggi, sekitar 10^5 - 10^8 . Arus yang ditarik pada masukan penguat operasional adalah sangat kecil, gambar 3.1. menunjukkan diagram skematik suatu op-amp. V_{out} adalah tegangan keluaran yang diukur terhadap tanah (ground). K adalah penguatan arus dan V_{in} merupakan tegangan kisi masukan yang dapat direalisasi dalam persamaan berikut :

$$V_{out} = -K V_{in} \quad (3-1)$$

Jika dirangkai sebagai suatu inverter, masukkan non inverting input atau masukkan + dari op-amp ditanahkan. tegangan sinyal akan diterima oleh masukan inverting input atau masukkan -.



GAMBAR 3.2. 9)

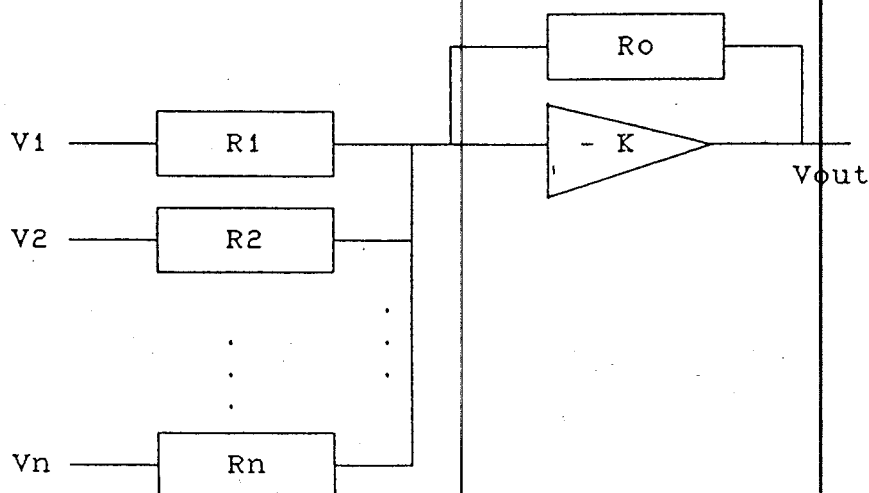
RANGKAIAN PEMBALK TANDA

Jika digunakan tahanan sebagai impedansi masukan dan impedansi umpan balik, seperti ditunjukkan pada gambar 3.2. maka persamaan (3-1) menjadi :

$$V_{out} = - \frac{R_o}{R_i} V_{in}$$

Tegangan keluaran tersebut sama dengan tegangan masukan dikalikan dengan suatu konstanta $(-R_o/R_i)$, yang berharga negatif. Jadi gambar 3.2. menunjukan suatu rangkaian yang melakukan pembalikan tanda. Jika dirangkai sebagai penjumlah beberapa masukan, dapat dilakukan dengan menggunakan beberapa tahanan sebagai impedansi masukan dan impedansi umpan balik dari penguat operasional. Gambar 3.3. menunjukkan diagram skematik rangkaian penjumlah untuk n masukan. Keluaran (V_o) adalah :

$$V_o = - \left[\frac{R_o}{R_1} V_1 + \frac{R_o}{R_2} V_2 + \dots + \frac{R_o}{R_n} V_n \right]$$



GAMBAR 3.3.

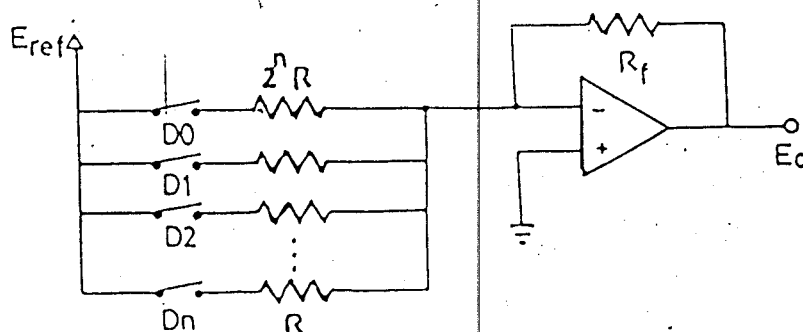
DIAGRAM SKEMATIK RANGKAIAN PENJUMLAH

III. 3. RANGKAIAN DASAR DAC.

DAC merupakan suatu rangkaian yang akan mengkonversikan sinyal input yang berupa kombinasi biner (digital) menjadi sinyal output analog yang sesuai. Rangkaian dasar DAC yang paling mudah adalah metode Binary Weighted Resistor dengan sebuah Op-amp yang berfungsi sebagai Summing Amplifier seperti pada gambar 3.4. Cara ini kurang praktis karena dalam rangkaianannya diperlukan resistor yang mempunyai perbedaan nilai besar semakin besar jumlah bit semakin besar perbedaan nilai resistor tersebut yang besarnya 2 kali lipat setiap penambahan 1 bit.

Tegangan output dari DAC seperti gambar 3.4. tersebut adalah :

$$E_o = - R_f E_{ref} \left(D_n \frac{1}{R} + D_{n-1} \frac{1}{2R} + \dots + D_0 \frac{1}{2^n R} \right)$$



GAMBAR 3. 4.¹⁰⁾

RANGKAIAN BINARY WEIGHTED RESISTOR DAC

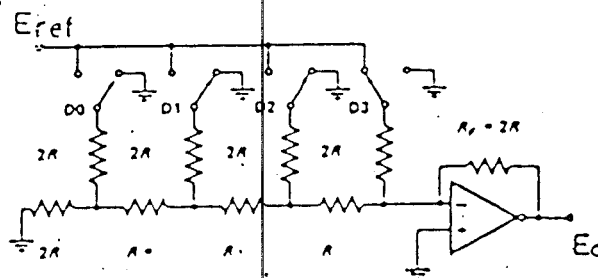
10) Douglas V. Hall, 'Microprocessors & Digital System', Mc Gray-Hill, 1983, hal 160

Dimana D_n s/d D_0 menyatakan saklar, terbuka berarti 0, sedang tertutup berarti 1.

Rangkaian DAC yang lebih baik dan yang umum digunakan dibangun dari jaringan R/2R Ladder yang hanya memakai 2 macam resistor saja.

Secara umum jika terdapat n bit R/2R Ladder DAC maka dengan menggunakan Hukum Kirchoff, Ohm dan Prinsip Superposisi dapat diturunkan rumus untuk tegangan Output sebagai berikut :

$$E_o = E_{ref} \left(D_n \frac{1}{2^0} + D_{n-1} \frac{1}{2^1} + \dots + D_0 \frac{1}{2^n} \right)$$



GAMBAR 3.5. 11)

RANGKAIAN R/2R LADDER DAC

Spesifikasi-spesifikasi yang harus diperhatikan oleh pemakai DAC antara lain mengenai :

- Resolusi : Digunakan untuk mengukur kualitas dari konverter D/A, yang menyatakan perbandingan antara penambahan LSB dan keluaran maksimum. Resolusinya menjadi

lebih baik bilamana jumlah bit lebih besar.

- Accuracy : Ditentukan dari seberapa besar penyimpangan tegangan output DAC terhadap tegangan output sebenarnya. Semakin kecil perbedaan arus keluarannya dari nilai idealnya, ADC tersebut semakin Akurat (teliti).
- Setting time : Waktu yang diperlukan untuk stabilisasi Keluaran konverter dalam batas $1/2$ LSB dari nilai akhirnya. Setting time digunakan untuk menentukan batas kecepatan dalam mengubah masukan-masukan digital.
- Monotonocity : menghasilkan suatu peningkatan dalam arus keluaran untuk setiap masukan digital yang berturut-turut. Minimal setiap DAC harus monotonositas sebab keluaran harus bertambah bila masukan bertambah besar.
- Offset Error : Deviasi dari output sesungguhnya dengan seluruh bit input pada keadaan off.

Pada kenyataannya IC DAC dapat dibedakan atas dua macam yaitu jenis monolithic yang artinya semua komponen tercakup dalam satu chip atau die sedangkan yang berbentuk hibrid terdiri atas satu atau lebih chips dan resis-

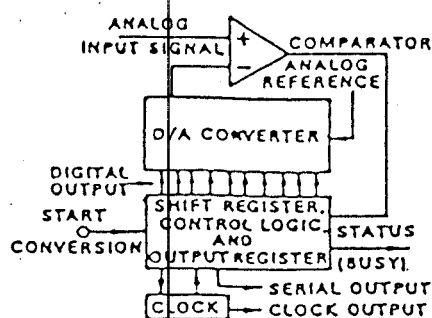
tor network yang tergabung dalam satu paket IC. Dalam tugas akhir ini DAC yang digunakan adalah tipe monolithic 8 bit high speed yaitu DAC 0800.

III.4. RANGKAIAN DASAR ADC

Berbeda dengan DAC, maka ADC berfungsi untuk mengubah besaran analog menjadi bentuk digital yang sesuai, dengan tujuan agar hasil konversi tersebut bisa diolah secara digital. Pada dasarnya ADC juga mempunyai spesifikasi / karakteristik yang hampir sama dengan DAC. Ada beberapa metode dalam mengkonversikan data analog ke digital yaitu antara lain :

III.4.1. SUCCESSIVE APPROXIMATION (SAR) ADC

ADC ini merupakan tipe closedloop yang terbaik dan tercepat karena kecepatan konversinya selalu tetap tidak bergantung pada besarnya sinyal input analog disamping itu ADC jenis ini dapat dibuat dengan jumlah bit yang banyak / resolusi tinggi. ADC ini dibentuk dari beberapa komponen yaitu DAC, komparator, dan beberapa register serta rangkaian kontrol. Blok diagram dari ADC tipe ini dapat dilihat pada gambar 3.6. Proses konversi dimulai dengan memberikan sinyal start konversi. Dengan sinyal tersebut mengakibatkan input DAC akan dibuat sehingga MSB = '1' dan bit yang lain bernilai '0'. Output DAC yang terjadi ($1/2$ Full Scale) dibandingkan dengan input analog yang akan dikonversikan.



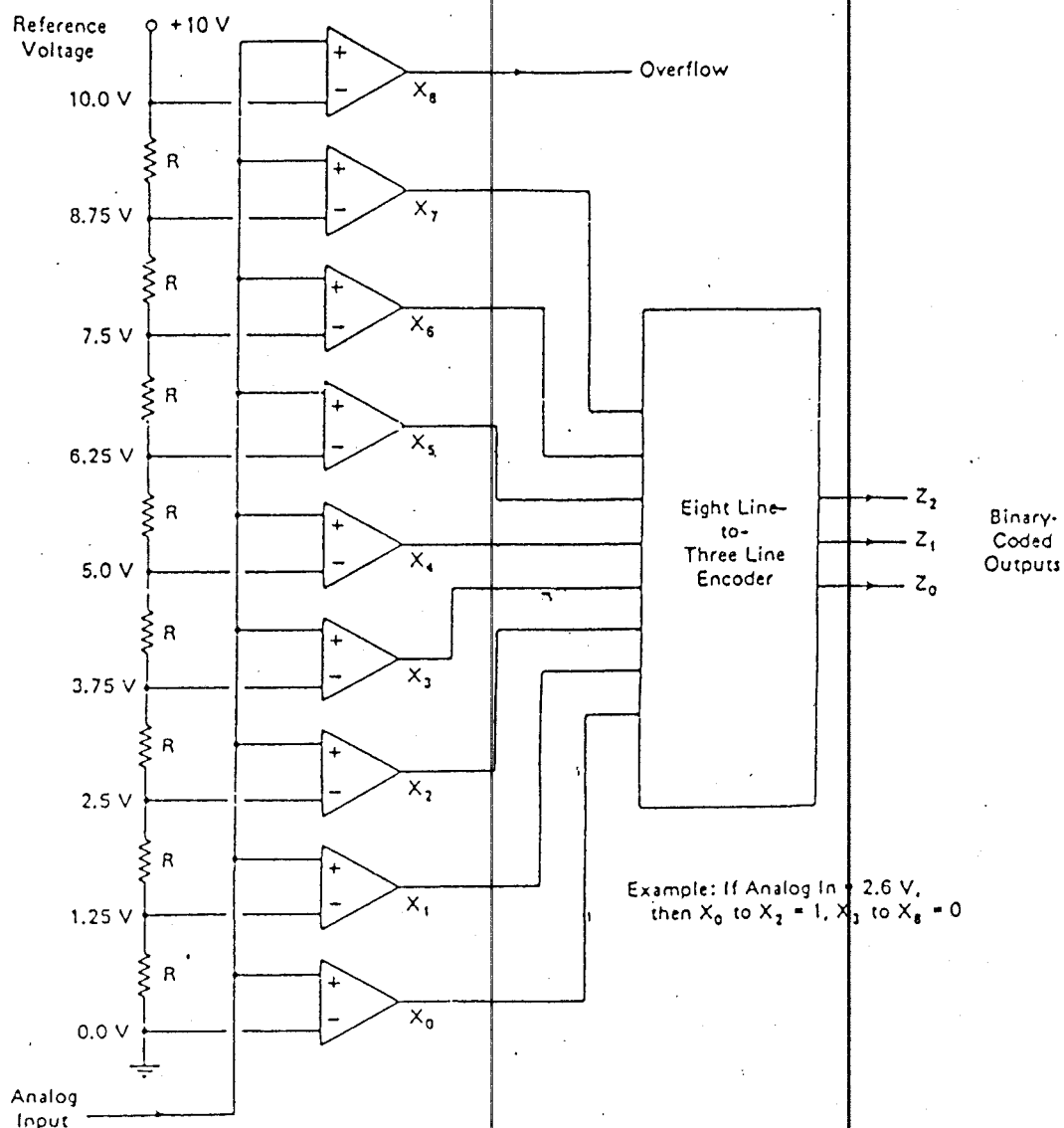
GAMBAR 3. 6. 12)
BLOK DIAGRAM SAR ADC

Dari output komparator dapat diketahui mana yang lebih besar. Bila tegangan output DAC lebih besar maka bit MSB tetap '1', sedangkan bila output DAC lebih kecil maka MSB diubah menjadi '0'. Kemudian bit berikutnya (1bit lebih rendah dari MSB) dibuat = '1' dengan keadaan MSB tetap seperti setelah proses perbandingan pertama tadi. Dari keadaan input digital ini akan dihasilkan output analog yang juga akan dibandingkan lagi dengan tegangan input untuk menentukan apakah keadaan bit kedua akan diubah atau tidak. Proses diatas berlangsung terus sampai LSB, sehingga diperoleh output digital dari input DAC yang terakhir. Proses pergeseran bit dari MSB sampai LSB dilakukan oleh shift register yang waktunya diatur oleh pulsa clock. Jika proses konversi telah selesai, maka output status bit akan mengeluarkan sinyal 'End Of Conversion' yang menyatakan bahwa output digital ADC dapat diambil sebagai besaran digital yang mewakili input analog yang dikonversi.

12) Daniel H. Sheingold, 'Analog-Digital Conversion Notes', Analog Device Inc, 1977, hal 122.

- III.4.2. PARALLEL / FLASH ADC

Rangkaian ADC ini merupakan yang paling sederhana tetapi sekaligus merupakan ADC yang tercepat waktu konversinya dan disusun oleh paralel comparator / diferensial comparator seperti tampak pada gambar 3.7.



GAMBAR 3.7
RANGKAIAN FLASH ADC

Input tegangan analog yang akan diubah ke digital dipakai sebagai input semua komparator, sedangkan input yang lain dari semua komparator mendapatkan tegangan dari tegangan referensi yang dibagi-bagi oleh sederetan resistor. Output dari semua komparator kemudian di kodekan oleh rangkaian logika 'Encoder' untuk mendapatkan output digital yang sesuai dengan kode yang dikehendaki. Jadi waktu konversinya ditentukan oleh waktu switching dari komparator dan waktu delay dari rangkaian logika.

Walaupun ADC ini bekerjanya sangat cepat tetapi kurang efisien untuk jumlah bit yang besar, sebab dibutuhkan komparator sebanyak $2^n - 1$ untuk mendapatkan n bit output, demikian juga output dari komparator belum binary sehingga perlu rangkaian gate tambahan (encoder) untuk merubahnya kebinary. sehingga dengan demikian untuk jumlah bit yang besar tidak hanya menaikkan biaya dan kekompleksan tetapi juga memerlukan stage tambahan yang otomatis akan memperbesar conversi time-nya juga.

- III.4.3. JENIS ADC YANG LAIN

Masih ada beberapa jenis ADC yang lain seperti Single dan Dual Slope ADC yang menggunakan integrator dan Counter untuk mendapatkan besaran digital dan tracking ADC yang menggunakan DAC dan counter. Kedua jenis ADC tersebut juga banyak dipakai untuk pembuatan alat ukur digital. namun karena kecepatannya kurang,

maka tidak dipakai untuk pemroses sinyal digital atau kontrol digital yang memerlukan waktu proses yang cepat.

III. 5. DASAR-DASAR SISTEM KONTROL

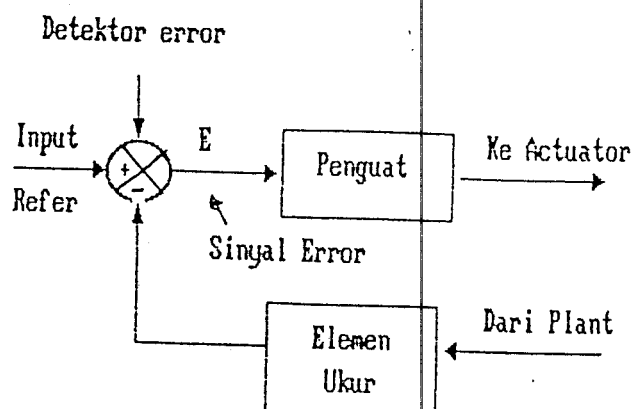
Sistem adalah sekumpulan elemen/komponen (baik riil maupun abstrak) yang bekerjasama untuk mencapai tujuan tertentu. Jadi sesuatu dapat disebut sistem apabila memenuhi 3 syarat yaitu :

1. ada elemen/komponen.
2. ada kerja sama antar elemen/komponen.
3. ada tujuan tertentu.

Sistem kontrol adalah suatu sistem yang dapat mengontrol/mengatur keadaan (state) dari suatu proses. Misalnya pengontrolan ketebalan plat baja yang diproduksi oleh suatu pabrik baja. Dengan menggunakan transduser dapat dibandingkan antara ketebalan sesungguhnya yang dihasilkan dengan ketebalan plat yang diinginkan. Jika pada pembandingan tersebut terjadi perbedaan, maka sistem harus dapat memberikan sinyal modifikasi kepada actuator yang dapat mengatur ketebalan plat baja tersebut. Perbedaan antara ketebalan yang diinginkan dengan yang dihasilkan disebut juga error.

Gambar 3.8. menunjukkan diagram blok suatu controller otomatis di industri bersama-sama dengan suatu elemen ukur. Kontroler terdiri dari detektor kesalahan dan penguat. Elemen ukur adalah suatu perangkat yang mengubah variabel keluaran menjadi

besaran lain yang sesuai yang dapat digunakan untuk membandingkan sinyal keluaran tersebut dengan sinyal masukan referensi.



GAMBAR 3. 8. 13)

DIAGRAM BLOK KONTROLER OTOMATIS

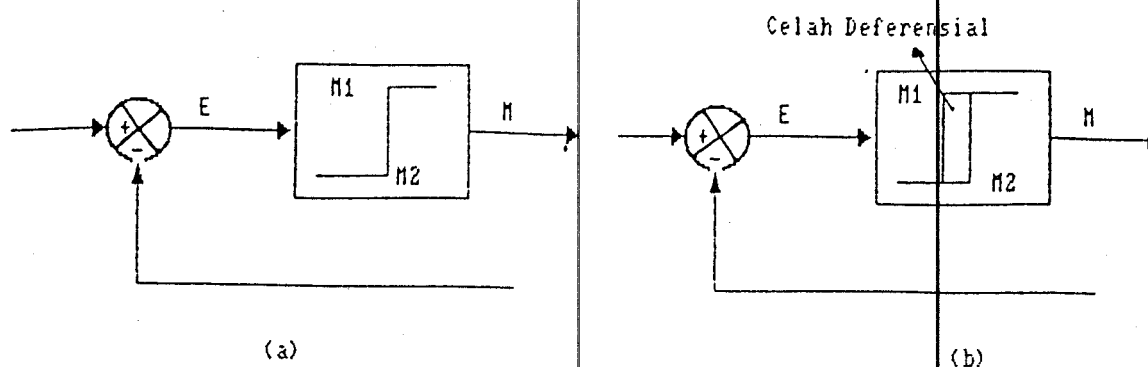
Kontroler otomatis di industri dapat di klasifikasikan menjadi 6 macam kontroler yaitu :

III. 5. 1. KONTROLER DUA POSISI ATAU "ON - OFF"

Dalam sistem kontroler dua posisi, elemen penggerak hanya mempunyai dua posisi letak. Kontrol dua posisi atau on-off relatif lebih sederhana dan murah, oleh karenanya banyak digunakan dalam sistem kontrol di industri maupun di rumah-rumah. Misal sinyal Output adalah M dan sinyal error adalah E. Bila sinyal error $(E) > 0$ maka Output M akan berharga M_1 sedangkan bila $E < 0$ maka Output M akan berharga M_2 . Hal ini tampak

13) Katsuhiko Ogata, 'Modern Control Engineering', Prentice Hall, 1970, hal 152

seperti gambar 3.9.



GAMBAR 3.9. 14)

DIAGRAM BLOK ON - OFF KONTROLER

a) TANPA CELAH DIFERENSIAL

b) DENGAN CELAH DIFERENSIAL

Pada gambar 3.9.b. tampak suatu celah diferensial (gab diferensial) yaitu daerah harga sinyal error antara posisi on dan off. Celah diferensial ini menyebabkan output tetap pada harga sekarang sampai sinyal error bergeser sedikit dari harga nol. Diinginkan adanya celah diferensial untuk mencegah operasi mekanisme "On - OFF" yang terlalu sering.

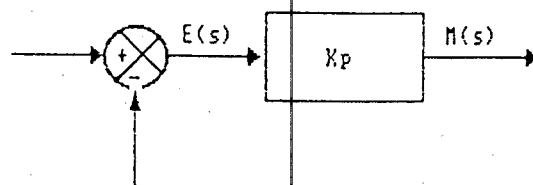
Keburukan kontroler on-off adalah terjadinya osilasi pada output. Frekwensi osilasi semakin besar jika gab semakin kecil, tetapi dengan adanya gab membuat ketelitian menjadi berkurang.

III.5.2. KONTROLER PROPOSIONAL

Kontroler proposional pada dasarnya merupakan

14) Ibid, hal 154

amplifier dengan penguatan K_p yang dapat diatur. Diagram blok kontroler proposional ditunjukkan pada gambar 3.10. Hubungan antara output kontroler M dengan sinyal error E adalah : $M = K_p E$



GAMBAR 3.10.

DIAGRAM BLOK KONTROLER PROPOSIONAL

Salah satu kelemahan dari kontroler proposional adalah timbulnya perbedaan antara SP dan PV jika beban sistem diubah dari keadaan semula. hal ini dapat dimengerti karena sinyal error (E) harus selalu ada untuk memperkecil perbedaan antara SP dan PV, padahal $E = SP - PV$, maka dalam keadaan perubahan beban E tidak sama dengan 0. Perbedaan antara SP dan PV dapat diperkecil dengan memperbesar penguatan K_p . Tetapi dengan memperbesar penguatan dapat menimbulkan ketidak stabilan dalam sistem secara keseluruhan.

III.5.3. KONTROLER INTEGRAL

Kontrol integral sering kali disebut kontrol "reset". Pada kontroler integral kecepatan perubahan output M sebanding dengan error E yang terjadi. Jadi

dapat dituliskan dalam persamaan :

$$\frac{dM}{dt} = K_1 E \quad \text{atau} \quad M = \int E dt$$

dimana K_1 adalah konstanta yang dapat diatur. Karena proses integrasi identik dengan penjumlahan luasan, maka pada saat steady state error akan menjadi 0 output M memperkecil Error.

III. 5. 4. KONTROLER PROPOSIONAL PLUS INTEGRAL

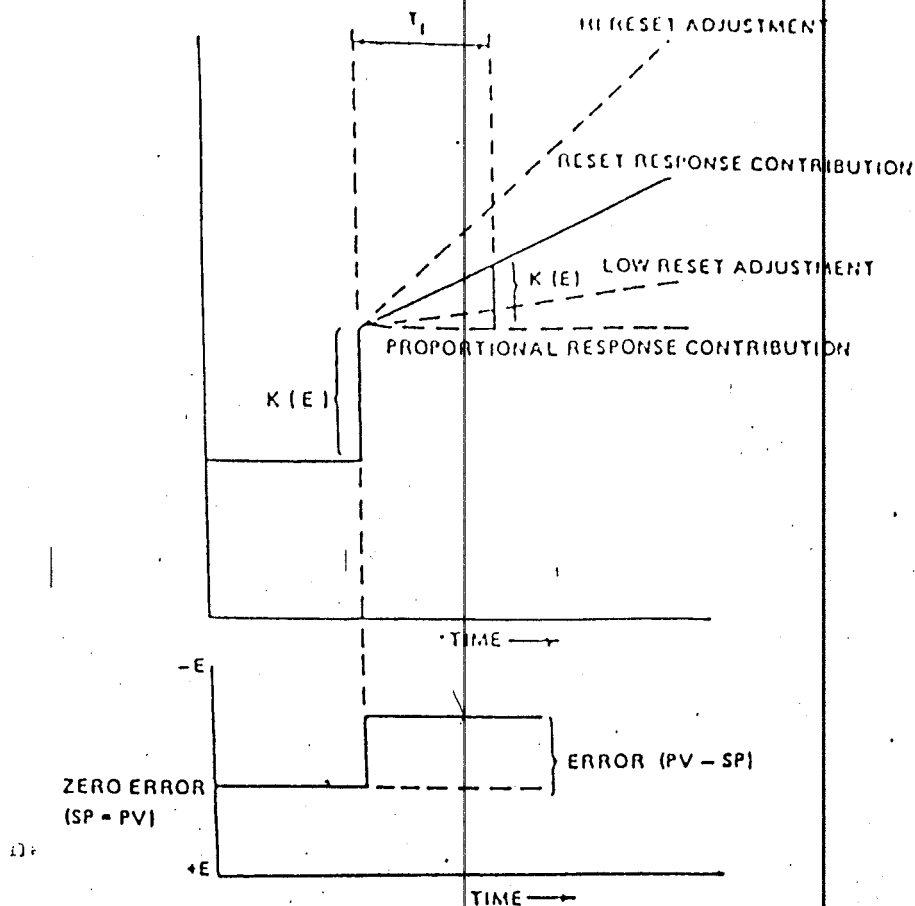
Gabungan antara kontroler proposional dan integral sering dipakai untuk memanfaatkan keuntungan dari kedua jenis kontroler tersebut. PI kontroler dapat dituliskan dalam persamaan dibawah ini

$$M = K_p E + K_1 \int E dt$$

$$\text{atau} \quad M = K_p \left(E + \frac{1}{T_1} \int E dt \right)$$

T_1 disebut reset time yaitu waktu yang dibutuhkan oleh kontrol integral agar menimbulkan respon yang sama dengan respon proposional. Jadi dapat dikatakan bahwa reset time adalah ukuran seberapa cepat tanggapan kontroler integral terhadap error yang terjadi.

Gambar 3. 11. menunjukkan definisi dari reset time T_1 seperti yang disebutkan diatas.



Gambar 3. 11. 15)

DIFINISI RESET TIME T_1

III. 5. 5. KONTROLER PROPOSIONAL PLUS DERIVATIF

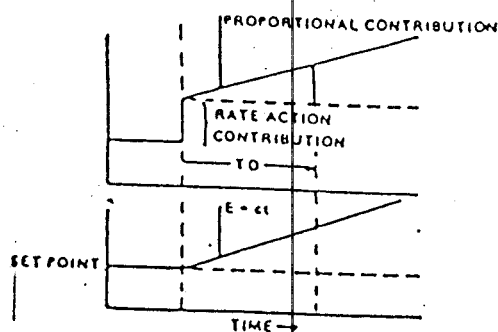
Kontroler Derivatif sering juga disebut rate kontrol, karena output dari kontroler derivatif sebanding dengan kecepatan perubahan error. Jadi dapat dikatakan bahwa kontrol derivatif bekerja pada keadaan transient dari sinyal error sehingga derivatif kontrol tidak pernah digunakan sendirian. Kontroler proposional plus turunan dapat didefinisikan dengan persamaan berikut :

$$M = K_p + K_d \frac{dE}{dt} \quad \text{atau} \quad M = K_p \left(E + \frac{1}{T_d} \frac{dE}{dt} \right)$$

T_d disebut derivatif time yaitu waktu yang

dibutuhkan oleh kontroler proposional untuk menyamai hasil yang telah dicapai oleh derivatif kontrol.

Gambar 3.12. menunjukkan response dari PD controler terhadap unit ramp sekalligus menunjukkan definisi dari derivatif time T_d



GAMBAR 3.12. 16)

DEFINISI DERIVATIF TIME PADA PD KONTROLER

II. 5. 6. KONTROLER PROPOSIONAL INTEGRAL DERIVATIF

Seperti telah diketahui diatas bahwa tiap-tiap jenis kontrol mempunyai keuntungan dan kerugian. Dengan menggabungkan ketiga jenis kontroler akan didapat gabungan dari masing-masing keuntungan serta menghilangkan kerugian yang merupakan sifat dari kontroler bila bekerja sendirian. Persamaan kontroleer PID ini yaitu :

$$M = K_p E + K_i \int E dt + K_d \frac{dE}{dt}$$

$$\text{atau } M = K_p \left(E + \frac{1}{T_i} \int E \, dt + \frac{1}{T_d} \frac{dE}{dt} \right)$$

Dengan kontroler PID akan didapatkan response yang baik diantaranya yaitu :

- Rise time lebih cepat.
- Settling time lebih cepat.
- Max overshoot lebih kecil.

Dari keuntungan yang dimiliki, maka Kontroler PID banyak digunakan sebagai kontroler dalam berbagai proses industri.

III.6. SISTEM MULTI VARIABEL KONTROL

Pada mesin-mesin dan beberapa sistem pengontrolan proses mempunyai multi input dan multi output, dan sering digunakan bahwa perubahan pada satu masukan referensi hanya mempengaruhi satu keluaran. Sistem yang mempunyai multi input - multi output disebut sistem multi variabel. Untuk menganalisis sistem dengan multi input dan multi output, perlu untuk menyederhanakan kekompleks-an ekspresi matematik maupun menggunakan komputer untuk sebagian besar perhitungan-perhitungan berulang yang diperlukan dalam analisis. Berdasarkan pandangan ini maka pendekatan yang paling sesuai pada analisa sistem adalah pendekatan ruang keadaan (State Space). Penggunaan notasi matriks vektor akan sangat menyederhanakan penyajian matematik dari sistem persamaan.

Dari segi perhitungan, metode ruang keadaan (state

Space) sangat cocok untuk perhitungan komputer digital karena pendekatannya dalam wawasan waktu.

Persamaan deferensial orde ke n dalam bentuk umum dinyatakan sebagai berikut :

$$Y^{(n)} + a_1 Y^{(n-1)} + \dots + a_{n-1} \dot{Y} + a_n Y = U \quad (3-1)$$

Misalkan

$$\begin{aligned} x_1 &= Y \\ x_2 &= \dot{Y} \\ &\dots\dots\dots \\ x_{n-1} &= Y^{(n-1)} \\ x_n &= \dot{Y}^{(n-1)} \end{aligned}$$

Selanjutnya persamaan (3-1) dapat ditulis

$$\begin{aligned} \dot{x}_1 &= x_2 \\ \dot{x}_2 &= x_3 \\ &\dots\dots\dots \\ \dot{x}_{n-1} &= x_n \\ \dot{x}_n &= -a_0 x_1 - \dots - a_1 x_n + u \end{aligned}$$

atau $\dot{\mathbf{x}} = \mathbf{Ax} + \mathbf{Bu} \quad (3-2)$

dimana

$$\mathbf{x} = \begin{bmatrix} x_1 \\ x_2 \\ \vdots \\ x_n \end{bmatrix}, \quad \mathbf{A} = \begin{bmatrix} 0 & 1 & 0 & \dots & 0 \\ 0 & 0 & 1 & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & 0 & \dots & 1 \\ -a_n & -a_{n-1} & \dots & -a_1 & 0 \end{bmatrix}, \quad \mathbf{B} = \begin{bmatrix} 0 \\ 0 \\ \vdots \\ 0 \\ 1 \end{bmatrix}$$

persamaan outputnya menjadi :

$$y = [1 \ 0 \ 0 \ \dots \ 0] \begin{bmatrix} x_1 \\ x_2 \\ \vdots \\ x_n \end{bmatrix}$$

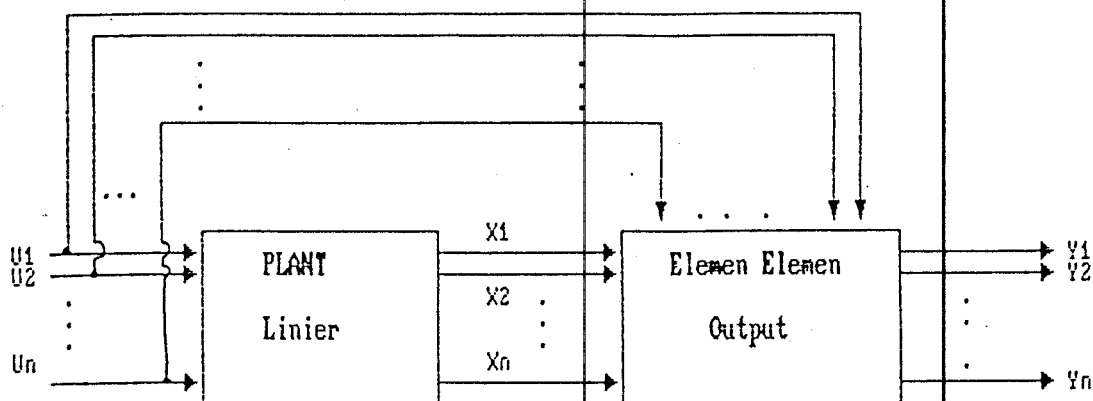
atau $y = \mathbf{Cx} \quad (3 - 3)$

dimana $C = [1 \ 0 \ \dots \ 0]$

Pada gambar 3.13. tampak sistem kontrol dengan multi input multi output, dimana $x_1 \dots x_n$ menyatakan variabel keadaan; $u_1, u_2 \dots u_n$ menyatakan variabel masukan; dan $y_1, y_2, \dots y_n$ adalah variabel output. Persamaan keadaan dari sistem yaitu :

$$\dot{x} = A(t)x + B(t)u$$

dimana $A(t)$ dan $B(t)$ adalah konstan atau fungsi dari t .



GAMBAR 3. 13.

SISTEM MULTI INPUT MULTI OUTPUT

BAB IV

PERENCANAAN HARDWARE DAN SOFTWARE

IV. 1. PENDAHULUAN

Pada era modern sekarang ini IBM PC/XT bukanlah merupakan barang yang mewah, melainkan suatu kebutuhan sehari-hari lebih-lebih dalam pabrik atau di bidang industri oleh sebab itu IBM PC/XT merupakan pilihan yang tepat untuk mengontrol peralatan-peralatan. Pada dasarnya apa yang disebut sebagai komputer kontrol meliputi : komputer menunjukkan/mengatur baik secara pisik maupun elektris semua aksi dari peralatan external hardware.

Dalam aplikasi komputer kontrol, komputer tersebut harus mengetahui respon dari perangkat keras eksternal terhadap kontrol yang diberikan. Oleh sebab itu komputer tidak hanya dapat memberikan aksi saja tetapi juga harus mampu memonitor peralatan eksternal tersebut. Pada gambar 4.1. diperlihatkan bagaimana proses pengiriman dan pengambilan informasi dari peralatan tersebut ke komputer. Berdasarkan data yang diterima oleh komputer tersebut, komputer dapat mengolah dan mengirimkan kembali hasilnya ke peralatan eksternal.

Untuk memperlihatkan konsep dasar komputer kontrol mencakup dua proses utama yaitu :

- Komputer mengirimkan informasi ke peralatan eksternal secara langsung.
- Komputer menerima informasi dari peralatan eksternal.

IV. 2. PERENCANAAN PERANGKAT KERAS

Sebelum memutuskan untuk membuat perangkat keras, harus dipikirkan terlebih dahulu saluran yang akan digunakan untuk menghubungkan rangkaian eksternal dengan IBM PC/X, dalam hal ini penghubung yang digunakan adalah kabel pelangi. Ada beberapa cara untuk menyalurkan data dari sumber ke sasaran misalnya dengan cara serial atau secara paralel, masing-masing cara mempunyai kekurangan dan kelebihan. Untuk cara serial, satu bit mempunyai keunggulan pada kabel yang digunakan yaitu hanya menggunakan dua kawat penghubung biasanya kabel koaxial. Sedangkan kerugian bila menggunakan saluran serial satu bit adalah dari segi kecepatan dan rangkaian pendukungnya yang rumit dan mahal. Untuk penghubung dengan menggunakan cara paralel mempunyai keunggulan pada kecepatan dan rangkaian pendukungnya relatif lebih murah dan sederhana dibandingkan dengan cara serial satu bit tetapi mempunyai kerugian yaitu banyaknya jalur kawat yang digunakan, hal ini akan mengakibatkan noise dan crosstalk pada saluran.

Dengan mempertimbangkan cara serial dan paralel maka diputuskan untuk memakai cara gabungan yaitu dengan

cara serial delapan bit, dengan cara ini kawat yang digunakan untuk menghubungkan IBM PC/XT dengan rangkaian eksternal berjumlah duabelas kawat dengan perincian sebagai berikut, delapan kawat digunakan untuk pertukaran data dari dan ke IBM PC/XT, sedangkan empat kawat digunakan untuk kontrol arah. Cara ini sering juga disebut bus multiplex dimana satu kelompok saluran digunakan bersama-sama, dengan cara ini akan menghemat kawat yang digunakan untuk menghubungkan IBM PC/XT dengan peralatan eksternal, juga dari segi kecepatan tidak akan lebih rendah dengan serial satu bit. Untuk dapat memanfaatkan bus multiplex diperlukan dua port output dari IBM PC/XT, satu port digunakan untuk kontrol bus dan port lainnya digunakan untuk data bus.

Pada pembuatan alat untuk Tugas Akhir ini dapat dibagi menjadi tiga bagian utama yaitu :

- Modul Interface
- Modul Rangkaian ADC/DAC
- Modul Simulasi Sistem Plant

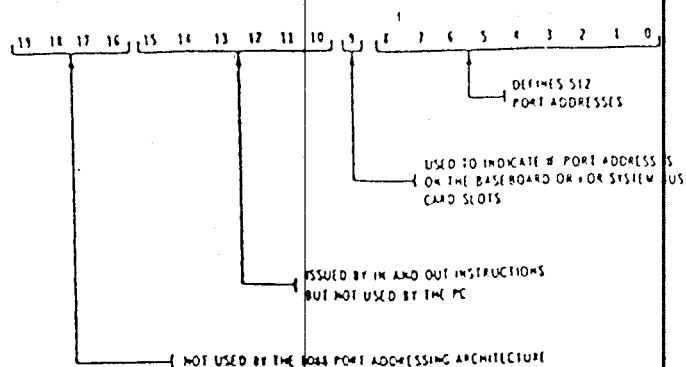
IV.2.1. Modul Interface

Untuk dapat mengeluarkan data maupun untuk mengambil data dari IBM PC/XT, diperlukan sinyal board select. Sinyal ini didapatkan dari kombinasi antara logika saluran alamat dan sinyal AEN. Sinyal board select ini selalu berlogika satu dan apabila kombinasi logika saluran alamat dan sinyal AEN sesuai atau sama-

sama berlogika nol maka sinyal board select akan berlogika nol.

Untuk pengalamatan port dari IBM PC ternyata dari enambelas bit yang disediakan processor 8088 hanya sepuluh bit terendah saja yang digunakan. Ini berarti hanya A0 sampai A9 yang dapat dimanfaatkan untuk rangkaian pengkode alamat port. Bit ke-9 dari alamat I/O port mempunyai arti khusus dalam desain IBM PC, jika bit ke-9 tidak aktif data tidak akan dapat diterima oleh data bus dari sistem bus slot karena alamat port ini digunakan untuk peralatan dan alamat I/O yang terdapat pada board induk dan bila bit ke-9 ini aktif maka data dapat diterima oleh data bus. Perlu diperhatikan bahwa pengalamatan port yang sudah digunakan dalam sistem board induk tidak dapat digunakan untuk pengalamatan port pada sistem bus slot. Gambar 4.1. menggambarkan penggunaan berkas alamat I/O oleh IBM PC. dan gambar 4.2. tata letak pengalamatan I/O port processor 8088.

Pada Tugas Akhir ini dibuat suatu rangkaian yang mengkhususkan alamat port 696 sampai dengan 703, seperti tampak pada gambar 4.3. Pada gambar tersebut juga diperlihatkan ketika saluran alamat A0-A15 mempunyai kombinasi tertentu akan menghasilkan sinyal port select. Untuk dapat menghasilkan lebih dari satu sinyal port select maka pada alamat A0-A2 dimasukkan dalam decoder, sehingga akan menghasilkan delapan output.



GAMBAR 4. 1. 17)

PENGALAMATAN I/O PORT DARI MPU 8088

		HEX ADDRESS	USES
0700H	1	0700H	NOT USED
0701H	1	0701H	GAME CONTROL ADAPTER
0702H	111	0702H - 0707H	NOT USED
0703H	1	0703H - 0704H	SECOND PRINTER PORT ADAPTER
0704H	1	0704H - 0705H	NOT USED
0705H	120	0705H - 0706H	SECOND SERIAL PORT ADAPTER CARD
0706H	1	0706H - 0707H	NOT USED
0707H	120	0707H - 0708H	NOT USED
0708H	1	0708H - 0709H	NOT USED
0709H	1	0709H - 070AH	NOT USED
070AH	16	070AH - 070BH	MONITORING AND PRINTER ADAPTER
070BH	15	070BH - 070CH	NOT USED
070CH	16	070CH - 070DH	COLOR GRAPHICS ADAPTER
070DH	16	070DH - 070EH	NOT USED
070EH	1	070EH - 070FH	5 1/4 INCH DISKETTE DRIVE ADAPTER CARD
070FH	1	070FH - 0710H	SERIAL PORT ADAPTER CARD

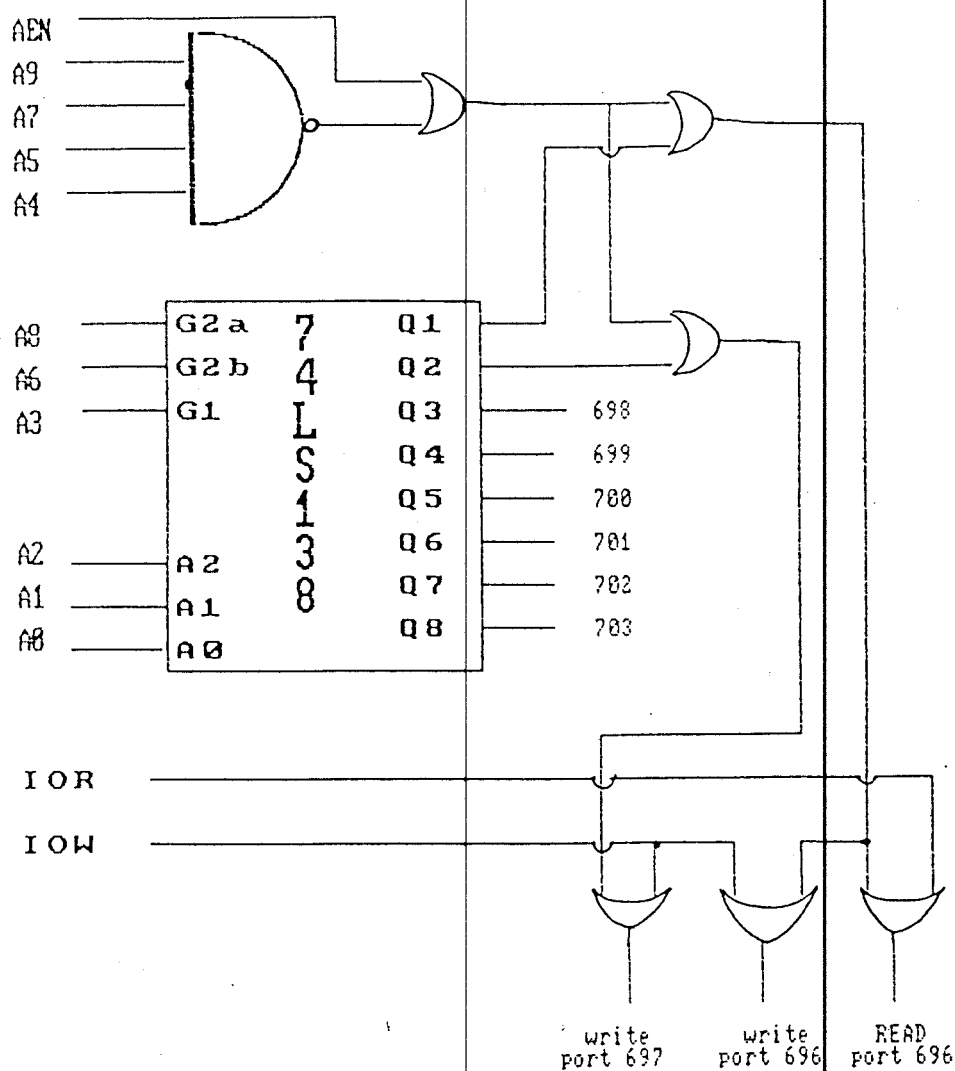
NOTE: NEW FEATURES BY IBM AND OTHER MANUFACTURERS MAY USE SOME OF THE SPARE I/O ADDRESS DECODES

GAMBAR 4. 2. 18)

PENGUNAAN DARI RUANG ALAMAT I/O PORT

17) Lewis, C. Eggebrecht, opcit, hal 126

18) Ibid, hal 129



GAMBAR 4.3.

RANGKAIAN PENGKHUSUSAN ALAMAT ANTARA 696-703

Sinyal AEN (Address Enable) menandakan address bus sistem slot dikendalikan oleh processor 8088, Ketika jalur ini berlogika nol, alamat output pada address bus sistem slot A0-A15 berisikan alamat yang valid.

Sinyal -IOW disebut output write strobe karena sinyal ini aktif pada saat intruksi out dilaksanakan. Selama pelaksanaan intruksi out, sinyal ini akan berlogika nol dan data bus akan berisikan data yang valid.

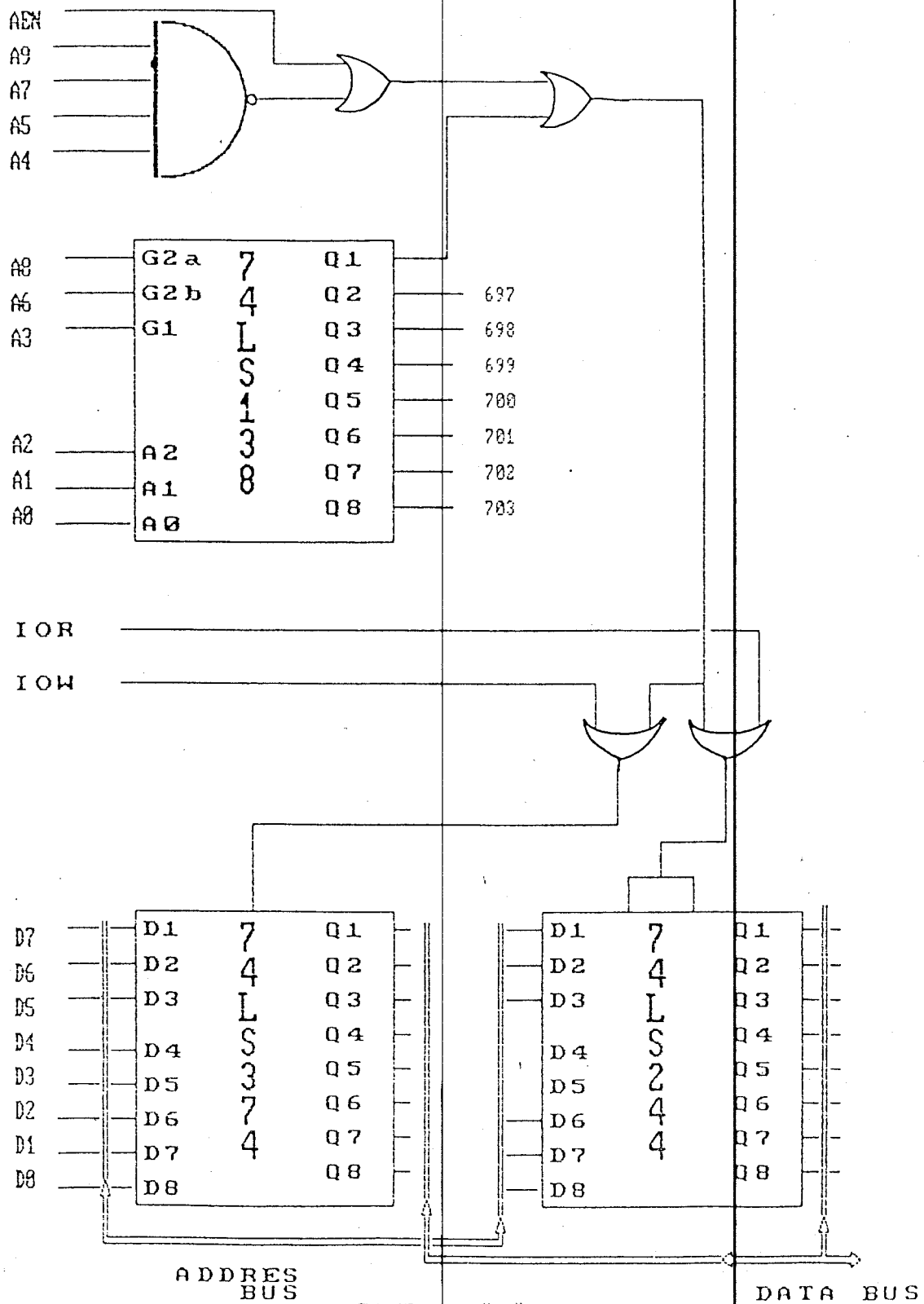
Sinyal -IOR disebut output read strobe karena sinyal ini aktif pada saat intruksi In dilaksanakan. Selama pelaksanaan intruksi In, sinyal ini berlogika nol dan data bus berisikan data yang valid.

Kombinasi dari sinyal board select dengan sinyal output write strobe atau read strobe akan menghasilkan sinyal baru yang disebut sinyal board write strobe atau board read strobe. Rangkaian Eksternal terpilih dapat mengambil data/mengirim data dari/ke data bus.

Data yang lewat data bus lamanya tidak lebih dari 840 nanodetik, karena pendeknya waktu pengiriman data lewat data bus maka perlu latch terlebih dahulu. Latch ini berfungsi untuk menahan data sampai komputer melaksanakan intruksi out lagi.

Dalam tugas Akhir ini seperti yang diterangkan diatas bahwa rangkaian yang akan dibuat menggunakan Desain Bus Multiplex. Pada bus multiplex ini terdapat dua kelompok jalur yaitu jalur data dan jalur kontrol. Pada rangkaian yang akan dibuat port output 696 digunakan untuk input-output sehingga tidak terjadi kesalahan pengambilan atau pengiriman data dari IBM PC/XT ke peralatan eksternal. Sedangkan untuk port kontrolnya digunakan port output 697. Gambar 4.4. memperlihatkan rangkaian interface lengkap.

memperlihatkan rangkaian interface lengkap.



GAMBAR 4.4.

RANGKAIAN INTERFACE LENGKAP

IV. 2. 2. Modul ADC/DAC

Modul ADC dan DAC digunakan untuk menghubungkan antara sinyal analog dan digital, ADC digunakan untuk merubah tegangan sinyal analog menjadi Digital, sebaliknya DAC digunakan untuk merubah bentuk sinyal digital menjadi sinyal analog.

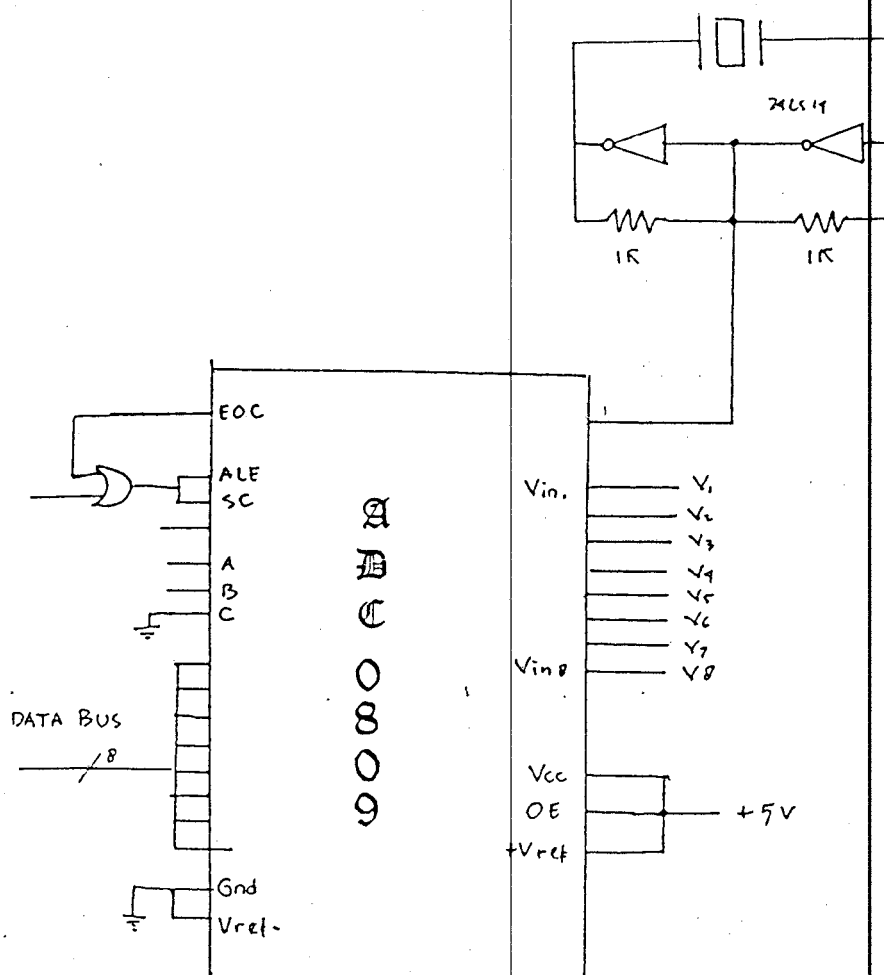
IV. 2. 2. 1. RANGKAIAN ADC

Dalam perencanaan perangkat keras yang akan dibuat digunakan chip IC ADC 0809. ADC ini type SAR (Successive approximation ADC) yang mempunyai waktu konversi cukup singkat yaitu 100 mikro second dan dapat di-interface kesemua jenis mikroprocessor, di samping itu banyak dijual dipasaran serta harganya murah. Dalam pembuatan alat baik interface ke komputer maupun plant, semua tegangan supply-nya di catu dari komputer. Oleh sebab itu tegangan referensi ADC diambilkan dari tegangan catu komputer yaitu sebesar 5 Volt.

Sinyal clock untuk ADC (pin 10) diperoleh dengan menggunakan IC 74LS14 yang dirangkai seperti pada gambar 4.5. Clock yang dihasilkan sekitar 1Mhz. Diambil clock sebesar 1Mhz supaya waktu konversinya lebih cepat. ADC 0809 mempunyai 8 input yang di-multiplex. Dimana untuk pengontrolan input dilakukan oleh 3 pin kontroler yaitu pin 23, 24, dan 25. Karena perencanaan ini hanya digunakan maksimum 4 buah input maka pin 23 digroundkan (tampak dalam gambar 4.5.). Untuk menghasilkan output

digital yang benar, maka tegangan $-V_{ref}$ ditambah $+V_{ref}$ harus sama dengan 5 Volt. Tegangan analog V_{in} harus diantara 0 Volt sampai dengan 5 Volt.

Proses konversi dimulai dengan input pulsa ALE (Address Latch Enable) tinggi. Kemudian pemilih address



GAMBAR 4.5.

RANGKAIAN ADC 0809

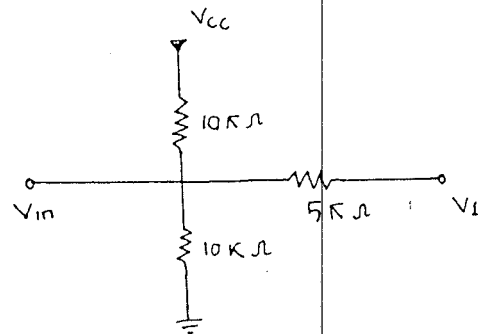
dimasukkan kedalam multiplexer dan gate-gate sinyal pada salah satu dari kedelapan channel input ke dalam komparator. Register Successive Approximation A/D konverter ini akan reset pada saat pulsa start conversion (SC) positive edge. Konversi akan dimulai pada saat pulsa start konversi menuju ke '0'. Suatu proses konversi akan diinterrupt dengan mengirimkan suatu pulsa start conversion yang baru.

Proses konversi akan bisa berlangsung terus-menerus dengan menghubungkan keluaran End-Of-Conversion (EOC) ke masukan start conversion. Bila digunakan dalam mode ini, suatu pulsa start conversion external akan berlangsung setelah power up. Pulsa End-Of-Conversion akan menuju rendah antara 0 sampai 8 pulsa clock setelah sinyal rising edge dari start conversion. Sinyal rising edge dari EOC menunjukkan bahwa konversi telah selesai dan byte data dapat dibaca. Dengan memberikan pulsa aktif tinggi pada OE (Output Enable) maka data diletakkan pada ke 8 saluran data bus yang dalam keadaan normal tri-state.

Intruksi untuk menuliskan beberapa port alamat, akan menyebabkan pulsa START dan ALE memulai konversi untuk channel yang dipilih.

Dalam perencanaan rangkaian ADC ini dipilih mode konversi terus-menerus (Continue) dengan tegangan input analog dibatasi antara -10 Volt sampai +10 Volt ($V_i = 10V_{p-p}$), sedangkan tegangan input analog yang diperkenankan masuk ADC ini adalah antara 0 Volt sampai

diperkenankan masuk ADC ini adalah antara 0 Volt sampai 5 Volt, maka diperlukan rangkaian divider external. Adapun bentuk rangkaian external tersebut dapat ditunjukkan pada gambar 4.6.



GAMBAR 4.6.

RANGKAIAN EXTERNAL DIVIDER INPUT

Dari gambar diatas didapat persamaan tegangan sebagai berikut :

$$V_{in} = \frac{2V_{cc} + V_1}{4}$$

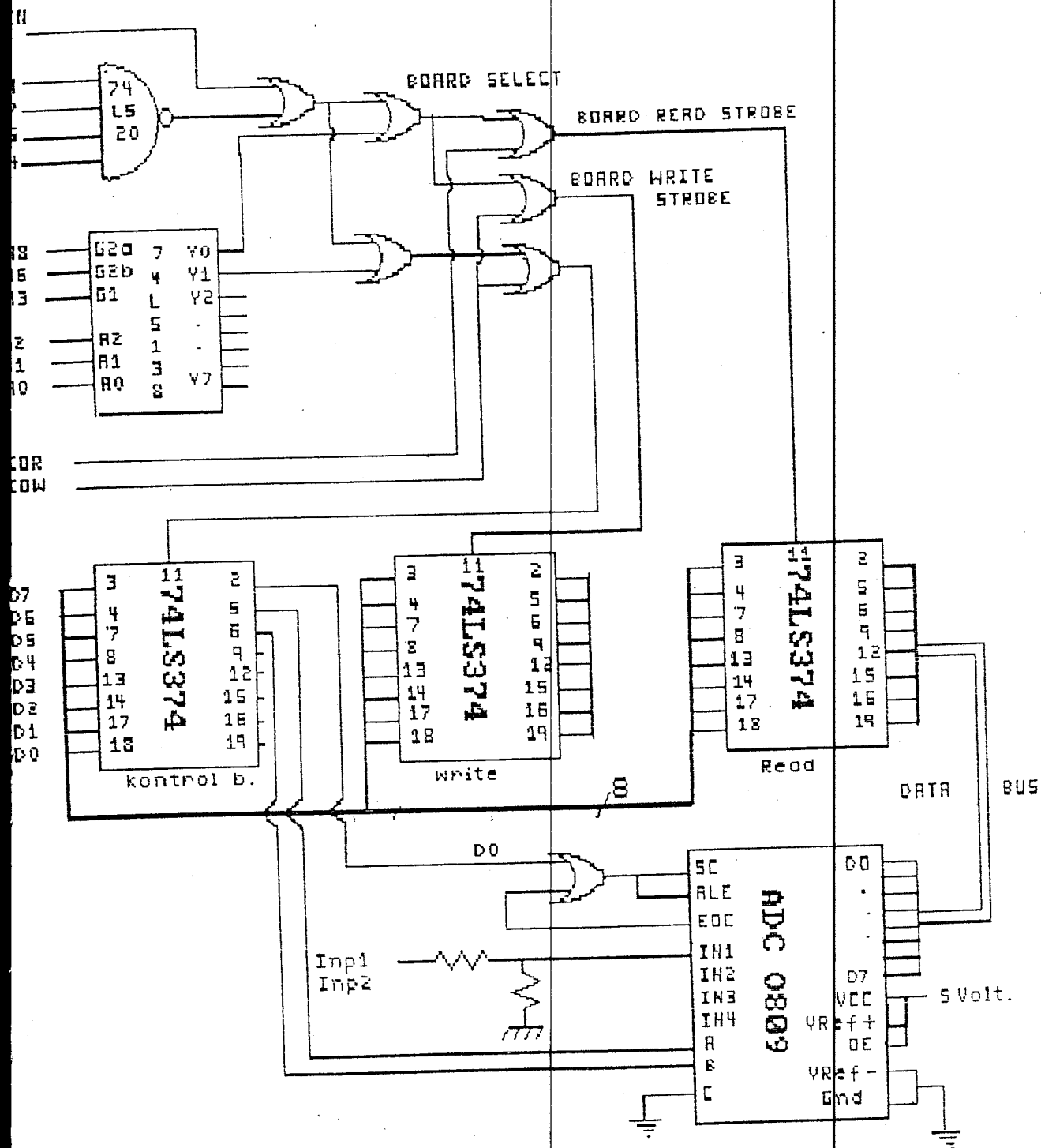
Jadi bila $V_{cc} = 5$ Volt dan $V_1 = 10$ Vp-p, maka didapat :

$$V_{in} (\text{min}) = \frac{+10 \text{ V} - V_1}{4} = 0 \text{ Volt.}$$

$$V_{in} (\text{max}) = \frac{+10 \text{ V} + V_1}{4} = 5 \text{ Volt.}$$

Berdasarkan hasil yang didapat berarti sudah sesuai dengan input ADC yang diperkenankan.

Agar semua input dapat dimasuki tegangan antara -10 Volt sampai 10 Volt maka kesemua input harus diberi rangkaian devider. Adapun rangkaian lengkap ADC yang telah dibuat tampak pada gambar 4.7.



GAMBAR 4.7.

RANGKAIAN LENGKAP ADC MULTIPLEX

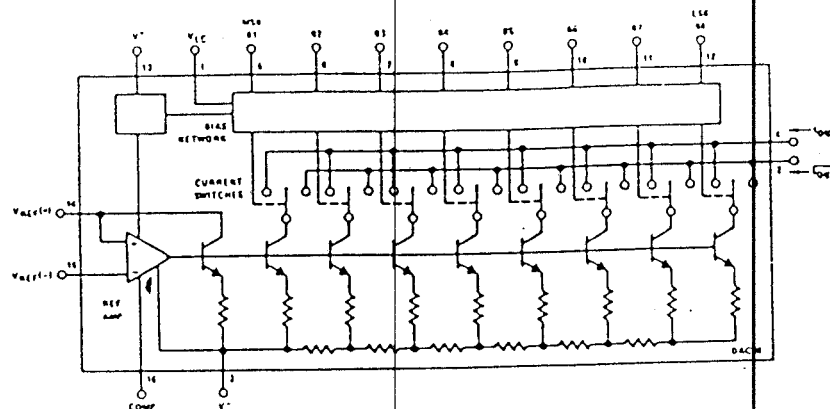
IV. 2. 2. 2. RANGKAIAN DAC

Dalam perencanaan perangkat keras yang akan dibuat dipilih DAC type DAC 0800. Pemilihan DAC ini karena DAC tersebut termasuk type monolithic 8 bit yang berkecepatan tinggi, settling time-nya sekitar 100 ns. DAC ini merupakan DAC yang tersusun dari R/2R Ladder yang berintegrasi dalam satu chip dengan transistor switch dan dapat bekerja baik pada tegangan kerja $\pm 4.5 \text{ V}$ ----> $\pm 18 \text{ V}$, serta memiliki dissipasi daya hanya sekitar 33 mW. Diagram blok dari DAC ini tampak pada gambar 4. 8.

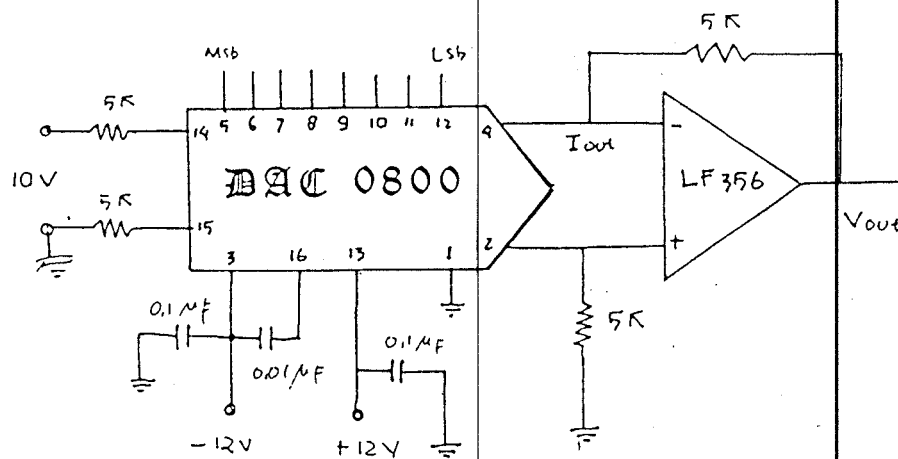
Fungsi dari DAC disini untuk menghasilkan sinyal tegangan dari data yang telah diolah komputer, yang nantinya digunakan sebagai sinyal error atau sebagai input dari plant.

DAC yang direncanakan ini dioperasikan dengan tegangan referensi positif serta arus referensi ditentukan $I_{ref}=2\text{mA}$. Output yang direncanakan seperti halnya input ADC yang terdahulu yang mempunyai level positif 10 V dan level negatif 10 V ($V_{out}=10\text{Vp-p}$). Adapun rangkaian yang direncanakan seperti tampak pada gambar 4. 8.

Untuk mendapatkan Output 10Vp-p yang diinginkan maka perlu ditentukan tegangan referensi sebesar 10 Volt ($V_{ref}=10 \text{ V}$). Telah ditentukan diatas bahwa arus referensi sama dengan 2 mA ($I_{ref}=2\text{mA}$), maka didapat harga tahanan referensi :



GAMBAR 4.8.¹⁹⁾
DIAGRAM BLOK DAC 0800



GAMBAR 4.9.
RANGKAIAN DAC 0800 LENGKAP

19) National Semiconductor, 'Linear Data Book', 1982, hal 8-120

$$R = \frac{V_{ref}}{I_{ref}} = \frac{10}{2} = 5 \text{ K Ohm.}$$

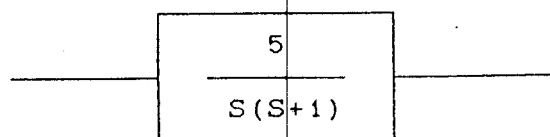
Dengan $I_{ref}=2\text{mA}$ didapat arus output dari DAC ini antara 0 sampai 2mA, sedangkan output yang diinginkan berupa tegangan yang bernilai antara level negatif 10 V sampai level positif 10 V. oleh sebab itu diperlukan rangkaian current-to-voltage yang berfungsi untuk mengubah besaran arus menjadi tegangan. Rangkaian ini direncanakan dengan menggunakan Op-Amp type Lf-356 seperti tampak pada gambar 4.9. Apabila dalam perencanaan ini dibuat suatu output yang lebih dari satu maka, keluaran dari DAC ini dihubungkan ke Demultipleksor / dekoder analog terlebih dahulu sebelum menuju plant, sedangkan untuk sinyal select-nya diambilkan dari bus control. Pada peralatan yang sudah dibuat output-nya hanya satu karena performansi sistem plant yang dibuat tidak memungkinkannya. di samping itu untuk mempermudah mendeteksi kebenaran hasil dari alat yang sudah dibuat.

IV.2.3. MODUL SIMULASI SISTEM PLANT

Sistem kontrol didisain untuk menyelesaikan tugas tertentu. Persyaratan yang harus dipenuhi sistem kontrol biasanya disebut sebagai spesifikasi performansi. Penyetelan penguatan merupakan langkah pertama dalam mengatur sistem agar memenuhi performansi yang diinginkan. Kenaikan harga penguatan akan memperbaiki

prilaku keadaan tunak tetapi akan menyebabkan kestabilan yang jelek atau bahkan ketidakstabilan.

Komputer analog merupakan salah satu perkakas teknik yang sangat berguna untuk analisis dan desain baik sistem linier maupun nonlinier. Simulasi sistem dinamik merupakan penerapan yang sangat penting dari komputer analog. Analisa terhadap suatu sistem dapat dilakukan dengan membentuk persamaan matematik yang merupakan model dari simulasi sistem. Tujuan dari tugas akhir ini adalah membuat sistem kontrol yang terhubung dengan komputer IBM PC/XT, tentu saja yang dikontrol adalah suatu 'plant' yang kemungkinan sudah tetap. Karena plant dianggap tetap oleh sebab itu dianggap 'plant' telah diberikan dan tidak dapat diubah. Adapun plant yang direncanakan tersebut mempunyai model sistem seperti tampak pada gambar 4.10.



GAMBAR 4.10.

MODEL SISTEM PLANT

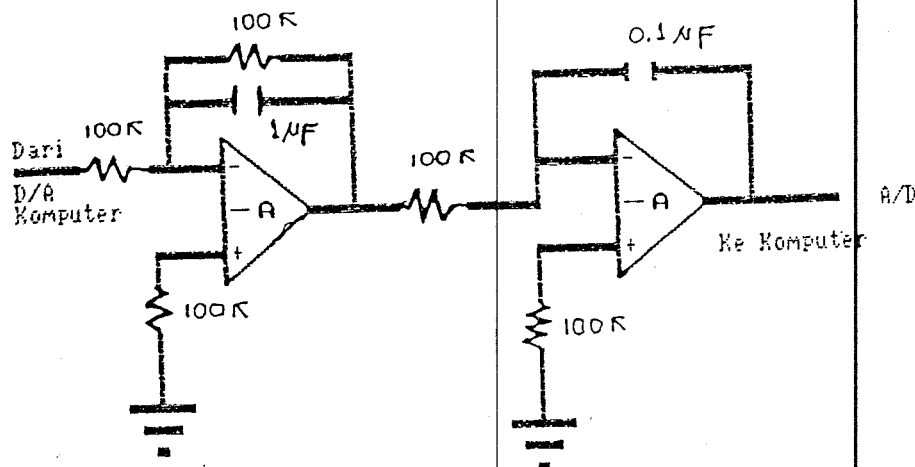
Transfer dunction loop tertutupnya menjadi :

$$\frac{X(s)}{U(s)} = \frac{5}{s^2 + s + 5}$$

dari transfer function tersebut dibentuk persamaan deferensial orde dua yang dinyatakan sebagai :

$$D^2x + Dx + 5x = 5U$$

dari persamaan tersebut dapat dibuat suatu rangkaian plantnya, seperti pada gambar 4.11.



GAMBAR 4. 11.

RANGKAIAN SISTEM PLANT YANG DITETAPKAN

IV. 3. PERENCANAAN PERANGKAT LUNAK

Perangkat lunak yang dimaksud disini adalah program kontrol yang digunakan untuk mengatur perangkat keras (mengatur keluaran ADC dan DAC) dan melakukan perhitungan sesuai dengan algoritma kontroler yang diinginkan. Perlu diketahui bahwa pada program yang dibuat terdapat fasilitas untuk memilih kontroler yang akan digunakan, yaitu antara lain : Kontroler proposional, kontroler proposional plus integral, kontroler proposional plus derivatif, dan kontroler proposional plus integral plus derivatif (PID). Khusus untuk kontroler proposional digunakan dua input masukkan sedangkan hasil keluaran kontroler yang berupa sinyal error dapat langsung dilihat pada layar osciloskop.

Tetapi apabila diinginkan hasil respon keluaran dari plant maka dapat dilihat di monitor dengan memilih menu yang disediakan.

Dalam menyusun perangkat lunak perlu dilakukan langkah-langkah sebagai berikut :

- Menguraikan masalah.
- Menyusun algoritma.
- Membuat flowchart.
- Menulis program.

IV. 3. 1. Algoritma.

Pada tugas akhir ini komputer dipergunakan sebagai kontroler berikut hasil keluarannya dari respon sistem, Karena kontroler yang digunakan mempunyai empat macam aksi kontrol, oleh sebab itu disini hanya akan dijelaskan empat macam aksi kontrol yang dibuat beserta bentuk diskritnya.

IV. 3. 1. 1. Proposional

Untuk kontroler dengan aksi kontrol proposional, hubungan antara keluaran kontroler $M(t)$ dan sinyal error adalah : $M(t) = K_p E(t)$.

Dimana, $E(t)$ (sinyal error) = $S - C(t)$

dan S adalah Set point.

$C(t)$ adalah variabel proses yang akan dikontrol.

IV. 3. 1. 2. Integral.

Pada kontroler dengan aksi kontrol integral, harga keluaran kontroler $M(t)$ diubah dengan laju yang

harga keluaran kontroler $M(t)$ diubah dengan laju yang sebanding dengan sinyal error. Jadi,

$$M(t) = K_i \int E(t) dt$$

$$M(t) = K_i \int (S - C(t)) dt + M(t_0)$$

Proses integrasi tidak lain adalah proses perhitungan luasan, maka dalam bentuk diskrit dapat didekati dengan metode perhitungan luas trapesium. misal pada waktu $t = kT$ dan $t_0 = (k-1)T$. dimana k adalah bilangan $0, 1, 2, \dots$ dan T adalah periode sampling. maka besarnya $M(kT)$ ditulis :

$$M(kT) = \int_{(k-1)T}^{kT} (S - C(t)) dt = ST - \frac{T}{2} (C(kT) + C((k-1)T)) + M((k-1)T)$$

Terlihat bahwa untuk menghitung $M(t)$ saat $t = kT$ diperlukan besarnya $C(kT)$, $C((k-1)T)$ dan $M((k-1)T)$. Telah diketahui bahwa proses dengan program komputer memerlukan waktu yang relatif lama dibandingkan dengan waktu proses perangkat keras. Sehingga pada saat kita memperoleh / mengambil $C(t)$ pada $t = kT$, jelas tidak akan didapat hasil $M(t)$ pada saat $t = kT$ juga. untuk itu perlu dilakukan penyesuaian notasi terhadap persamaan diatas menjadi :

$$M((k+1)T) = ST - \frac{T}{2} (C(kT) + C((k-1)T)) + M(kT) \dots (2)$$

Dengan $M(kT)$ adalah $M(t)$ yang dihitung saat mengambil $C(t)$ pada $t = (k-1)T$. Untuk kontrol proposional plus Integral tinggal menambahkan kontrol proposionalnya saja.

IV.3.1.3. Derivasi (turunan).

$$\text{Misalkan } G(t) = \frac{dE(t)}{dt}$$

maka harga $G(t)$ tersebut dapat didekati dalam bentuk diskrit dengan persamaan :

$$G(kT) = \frac{E(kT) - E((k-1)T)}{T}$$

dengan memasukkan harga $E(t) = S - C(t)$ akan diperoleh :

$$G((k+1)T) = \frac{(S - C(kT)) - (S - C((k-1)T))}{T}$$

$$G((k+1)T) = \frac{C((k-1)T) - C(kT)}{T} \dots\dots\dots (3)$$

Jadi untuk kontroler proposional plus derivatif tinggal menambahkan pada persamaan tersebut sinyal errornya dikalikan penguatan proposional.

IV.3.1.4. Proposional Integral Derivatif (PID).

PID kontroler merupakan kontroler yang melakukan penguatan terhadap sinyal error yang dijumlahkan dengan hasil integrasi dan derivasi dari sinyal error. Jadi merupakan gabungan dari ketiga kontroler. bentuk persamaannya :

$$M(t) = K_p E(t) + \int E(t) dt + K_d \frac{dE(t)}{dt} \dots\dots (4)$$

Dengan melakukan substitusi dari ketiga fungsi maka akan didapatkan :

$$H((k+1)T) = K_p(S-C(kT)) + K_i \left[ST - \frac{T}{2} (C(kT) + C((k-1)T)) \right] + K_d \left(\frac{1}{T} (C(k-1)T) - C(kT) \right)$$

Persamaan tersebut merupakan persamaan kontroler PID yang diimplementasikan dalam program komputer.

IV.3.1.5. Kontroler multi input multi output.

Sebelum membuat program kontrol multi input output yang perlu diketahui yaitu plant yang akan dikontrol dan juga spesifikasi performansi. Oleh sebab itu untuk mendesain program kontrol harus dimulai dari sistem. Seperti dijelaskan pada pasal sebelumnya bahwa plantnya sudah diberikan dan sifatnya tetap. Transfer function plant yang diberikan yaitu : $5/S(S+1)$

persamaan deferensialnya menjadi :

$$Y + \dot{Y} = 5u$$

$$\dot{Y} = -Y + 5u$$

dimisalkan

$$X_1 = Y$$

$$\dot{X}_1 = \dot{Y} = X_2$$

$$\dot{X}_2 = \dot{X}_1 = \dot{Y} = -Y + 5u$$

bentuk persamaan matriknya menjadi :

$$\begin{bmatrix} \dot{X}_1 \\ \dot{X}_2 \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ 0 & -1 \end{bmatrix} \begin{bmatrix} X_1 \\ X_2 \end{bmatrix} + \begin{bmatrix} 0 \\ 5 \end{bmatrix} [u]$$

dengan menggunakan persamaan keadaan seperti pada bab 3

Untuk sistem ini didapatkan :

$$A = \begin{bmatrix} 0 & 1 \\ 0 & -1 \end{bmatrix}, \quad B = \begin{bmatrix} 0 \\ 5 \end{bmatrix}$$

Untuk dapat dipergunakan dalam menyelesaikan perhitungan di komputer maka persamaan harus dalam bentuk diskrit. bentuk umumnya :

$$x((k+1)T) = G(T)x(kT) + H(T)u(kT).$$

Dengan mensubstitusikan persamaan matriks sebelumnya didapatkan.

$$G(T) = e^{AT} = \begin{bmatrix} 1 & 1-e^{-T} \\ 0 & e^{-T} \end{bmatrix}$$

$$H(T) = \left(\int_0^T e^{At} dt \right) B$$

dengan memasukkan masing masing variabelnya didapat :

$$H(T) = \begin{bmatrix} T + e^{-T} - 1 \\ 1 - e^{-T} \end{bmatrix} u(kT)$$

Jadi persamaan keadaan waktu diskritnya menjadi :

$$\begin{bmatrix} x1((k+1)T) \\ x2((k+1)T) \end{bmatrix} = \begin{bmatrix} 1 & 1-e^{-T} \\ 0 & e^{-T} \end{bmatrix} \begin{bmatrix} x1(kT) \\ x2(kT) \end{bmatrix} + \begin{bmatrix} T + e^{-T} - 1 \\ 1 - e^{-T} \end{bmatrix} u(kT)$$

Persamaan tersebut merupakan persamaan keadaan yang digunakan untuk mengontrol sistem multi input multi output dari sistem plant yang direncanakan, diubah dalam bentuk diskrit untuk mempermudah mengimplimentasikan dalam komputer.

IV. 2. FLOWCHART

Setelah seluruh algoritma dibentuk maka sebelum membuat suatu program maka terlebih dahulu dibuat suatu

flowchartnya. Adapun flowchart ini dibentuk berdasarkan susunan algoritma yang telah dibuat didepan.

Karena program yang dibuat menggunakan 4 macam kontroler maka flowchart yang dibuatpun ada 4 macam yang masing-masing masuk dalam subroutine sendiri-sendiri.

yaitu :

1. Untuk proposional disini Khusus digunakan sebagai kontroler multi input sebab untuk yang satu input satu output bisa dianggap mewakili yang lainnya, Seperti tampak pada gambar 4.12.
2. Untuk Integral dibuat hanya untuk satu input satu output sebab dalam pengontrolan sistem yang dibuat sudah terdapat integral matrik sehingga tidak perlu digunakan, adapun flowchart untuk kontroler proposional plus integral tampak pada gambar 4.13.
3. Pada program kontroler proposional plus derivatif flowchartnya tampak pada gambar 4.14.
4. Walaupun pada program kontroler Proposional plus integral plus derivatif merupakan gabungan dari ketiga kontroler, tetapi karena dia masuk dalam procedure tersendiri maka disini dibuat flowchartnya tersendiri pula, seperti pada gambar 4.15.

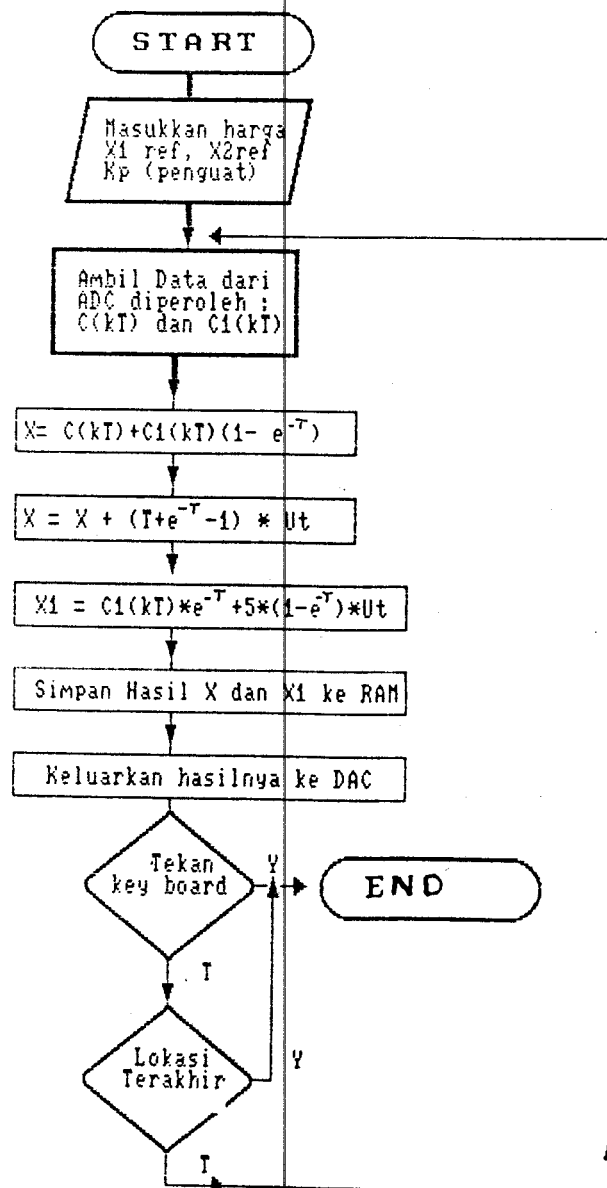
flowchartnya. Adapun flowchart ini dibentuk berdasarkan susunan algoritma yang telah dibuat didepan.

Karena program yang dibuat menggunakan 4 macam kontroler maka flowchart yang dibuatpun ada 4 macam yang masing-masing masuk dalam subroutine sendiri-sendiri.

yaitu :

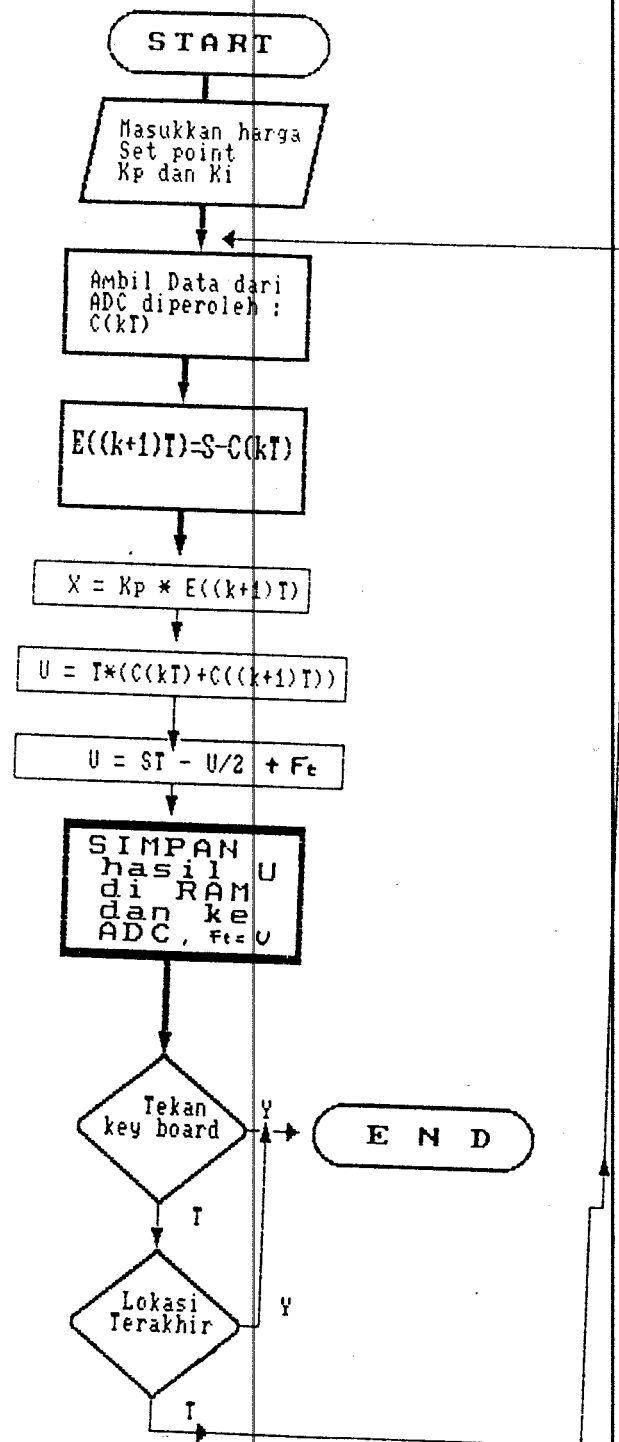
1. Untuk proposional disini khusus digunakan sebagai kontroler multi input sebab untuk yang satu input satu output bisa dianggap mewakili yang lainnya, Seperti tampak pada gambar 4.12.
2. Untuk Integral dibuat hanya untuk satu input satu output sebab dalam pengontrolan sistem yang dibuat sudah terdapat integral matrik sehingga tidak perlu digunakan, adapun flowchart untuk kontroler proposional plus integral tampak pada gambar 4.13.
3. Pada program kontroler proposional plus derivatif flowchartnya tampak pada gambar 4.14.
4. Walaupun pada program kontroler Proposional plus integral plus derivatif merupakan gabungan dari ketiga kontroler, tetapi karena dia masuk dalam procedure tersendiri maka disini dibuat flowchartnya tersendiri pula, seperti pada gambar 4.15.

Prosedure Proposional



Gambar 4. 12.

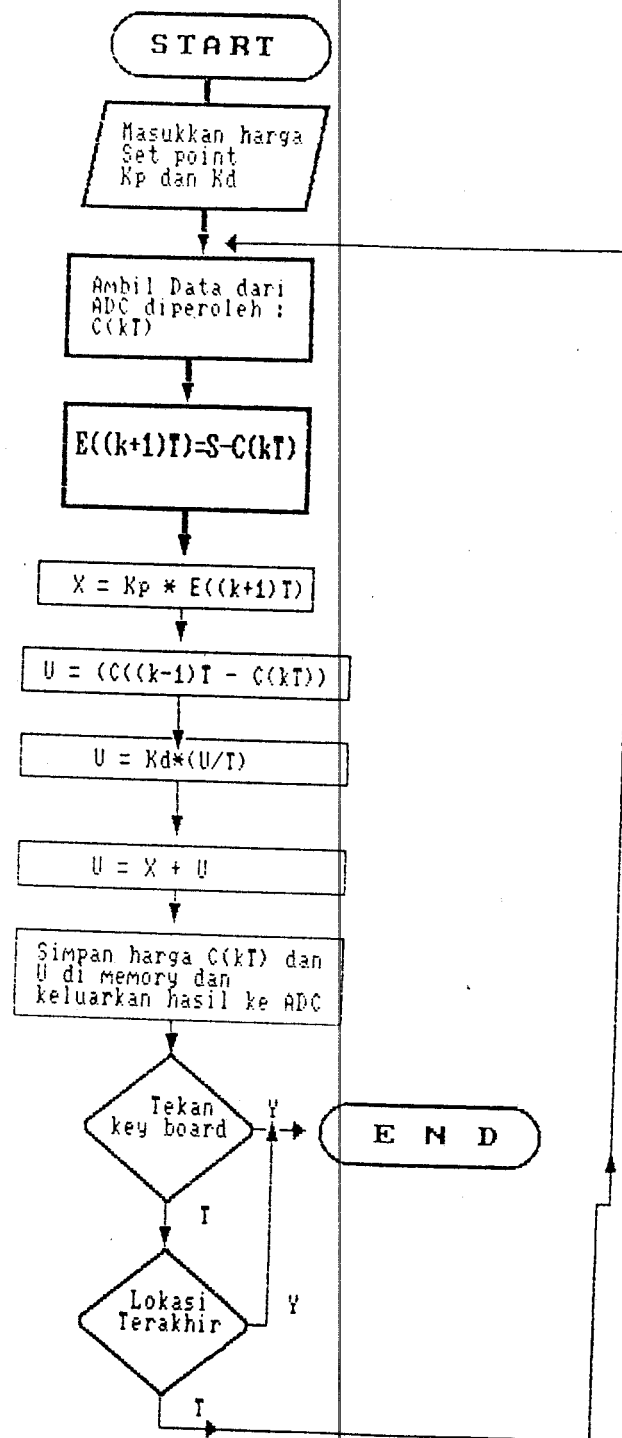
FLOWCHART KONTROLER MULTI INPUT PROPOSIONAL



Gambar 4. 13.

FLOWCHART KONTROLER PROPOSIONAL PLUS INTEGRAL

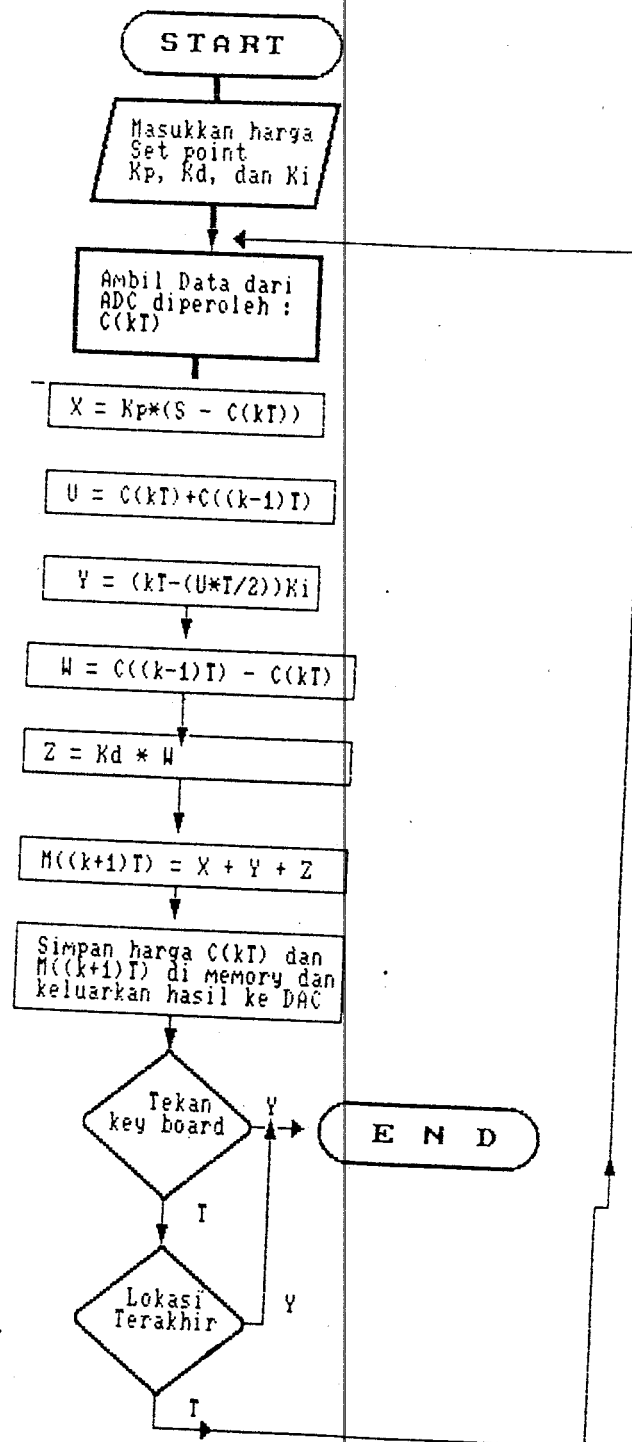
Prosedure P derivatif



Gambar 4. 14.

FLOWCHART KONTROLER PROPOSIONAL PLUS DERIVATIF

Prosedure PID (Propositional Integral Derivatif);



Gambar 4. 15.

FLOWCHART PROPOSIONAL PLUS INTEGRAL PLUS DERIVATIF

BAB V PENGUKURAN ALAT

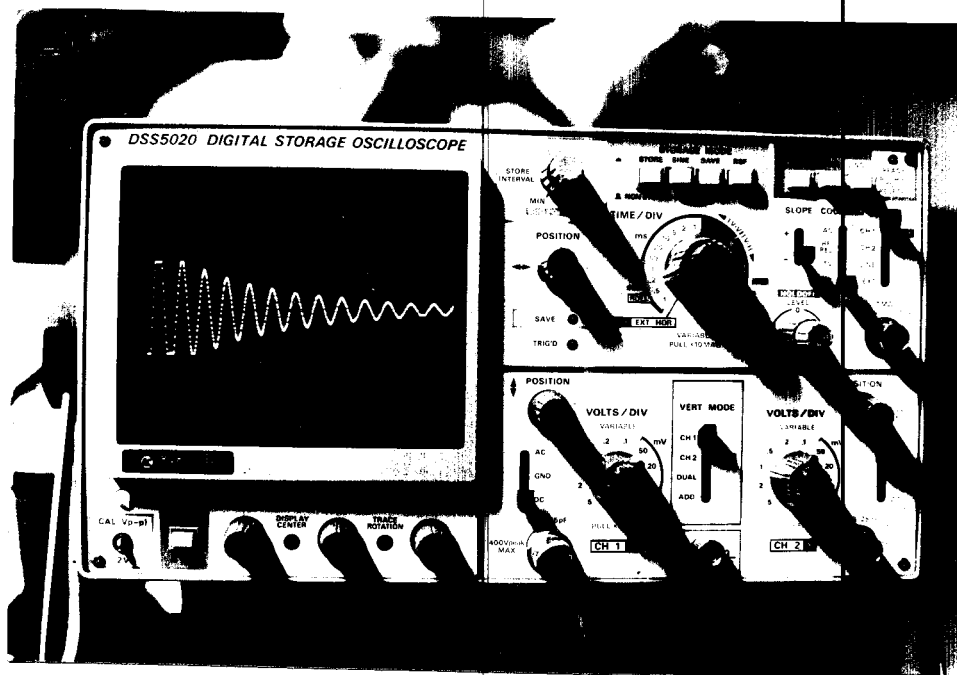
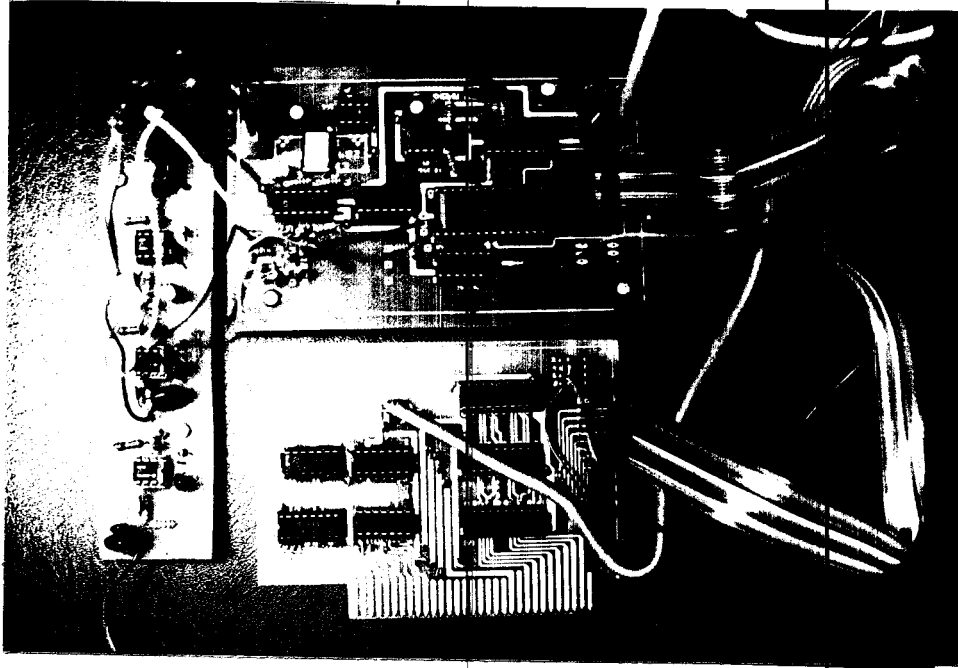
Untuk mengoperasikan peralatan yang telah dibuat ini maka dibutuhkan perangkat lunak untuk mengatur proses kerja sistem. Perangkat lunak yang dipilih adalah bahasa pascal karena kemudahan pemakaiannya baik untuk grafik maupun untuk perhitungan lainnya, kecepatannya pun tidak diragukan lagi.

Pengukuran yang dilakukan meliputi konversi analog digital dan juga hasil output yang diperoleh.

V. 1. KONVERSI A/D DAN D/A

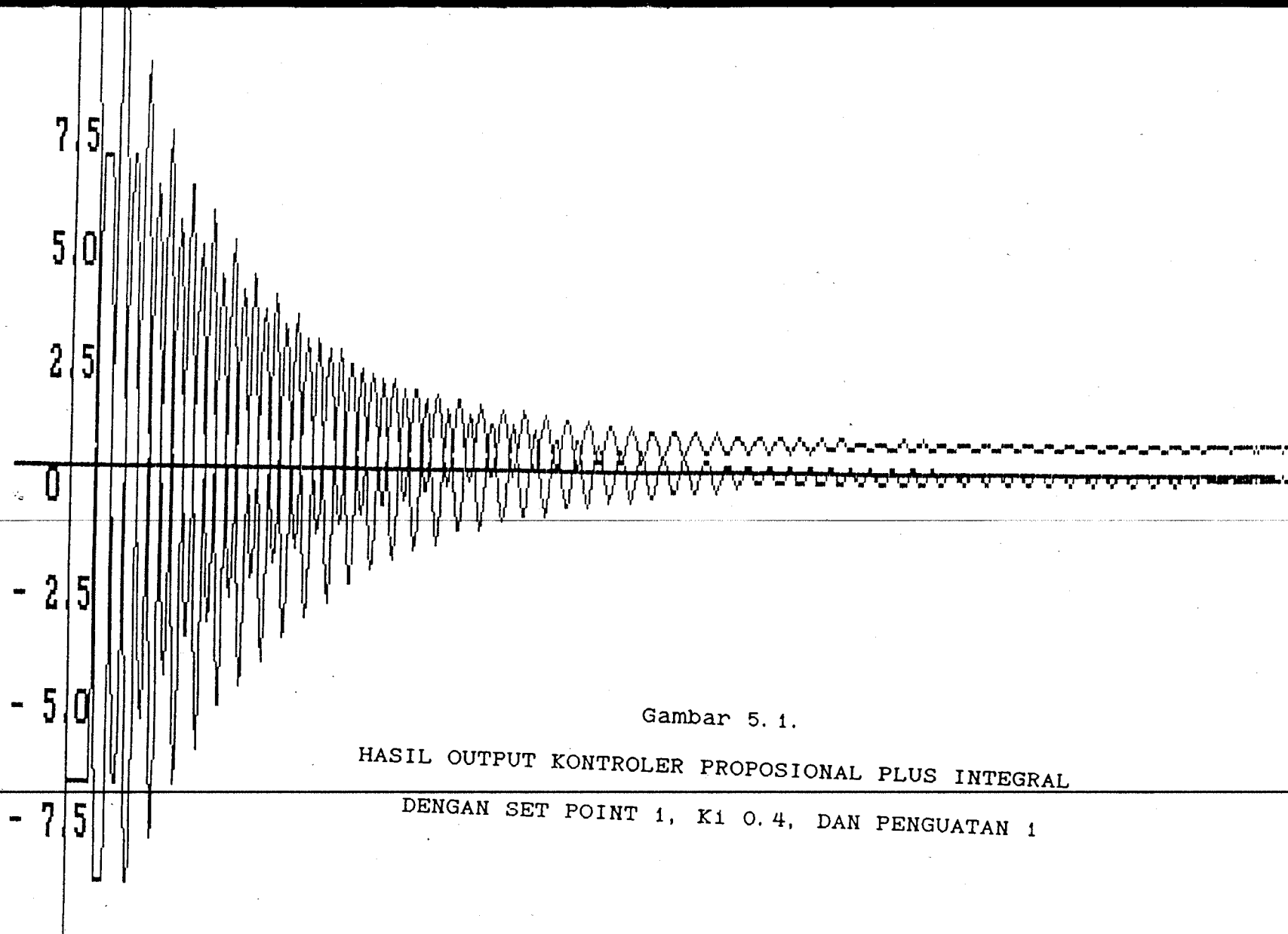
Analog	DAC	ADC	Analog	DAC	ADC
-7,98	0	0	-0,38	121	31
-7,90	1	0	0,06	128	68
-7,85	2	0	0,24	131	72
-7,72	4	0	0,37	133	76
-7,60	6	0	0,43	134	77
-7,54	7	0	0,56	136	81
-7,40	9	0	1,06	144	94
-7,35	10	0	1,55	152	107
-7,22	12	0	2,07	160	120
-7,10	14	0	2,57	168	133
-7,04	15	0	3,07	176	146
-6,54	23	0	3,56	184	159
-6,10	30	0	4,07	192	172
-5,53	39	0	4,56	200	185
-5,03	47	0	5,45	214	208
-4,53	55	0	5,95	222	222
-4,04	63	0	6,1	224	225
-3,51	71	0	6,59	232	238
-2,95	80	0	7,09	241	252
-2,45	88	1	7,52	247	255
-1,93	96	15	7,9	253	255
-0,44	112	30	8,02	255	255

Adapun foto dari alat yang dibuat beserta salah satu Keluaran kontroler PID di Oskiloskop tampak pada gambar V. 1.



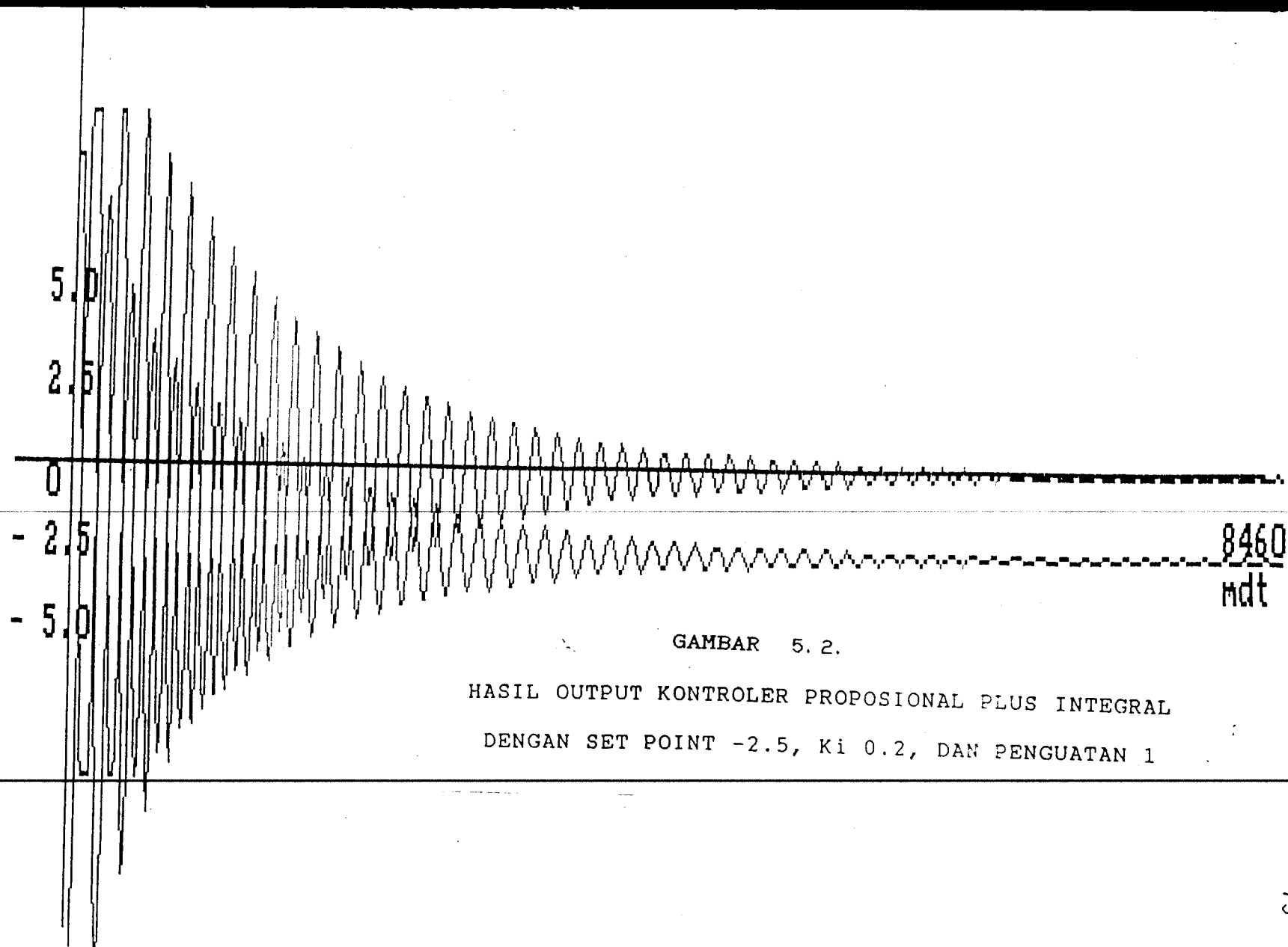
Gambar 5. 1.

FOTO ALAT YANG DIBUAT BESERTA OUTPUT KONTROLER PID



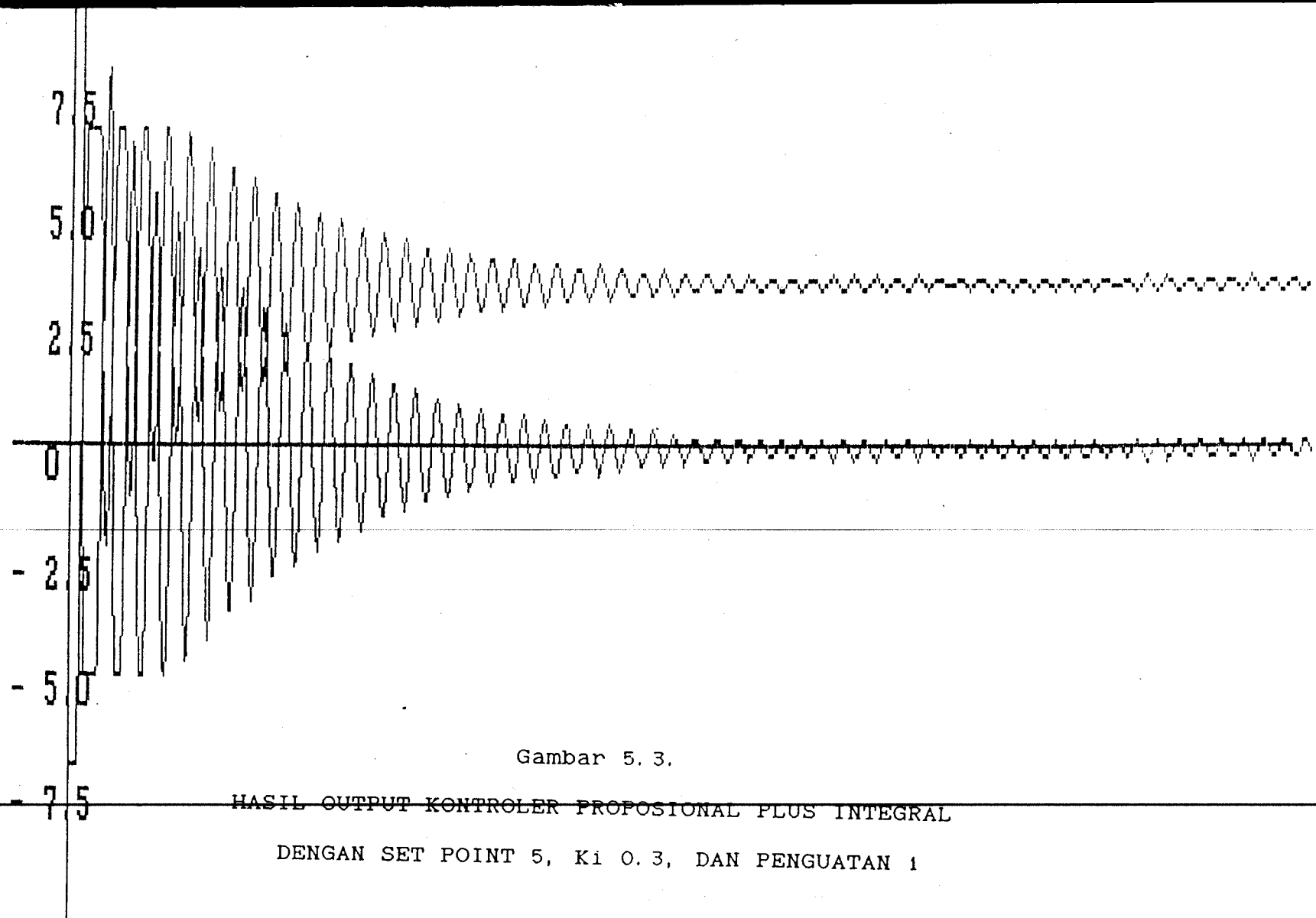
Gambar 5. 1.

HASIL OUTPUT KONTROLER PROPOSIONAL PLUS INTEGRAL
DENGAN SET POINT 1, K_1 0.4, DAN PENGUATAN 1



GAMBAR 5.2.

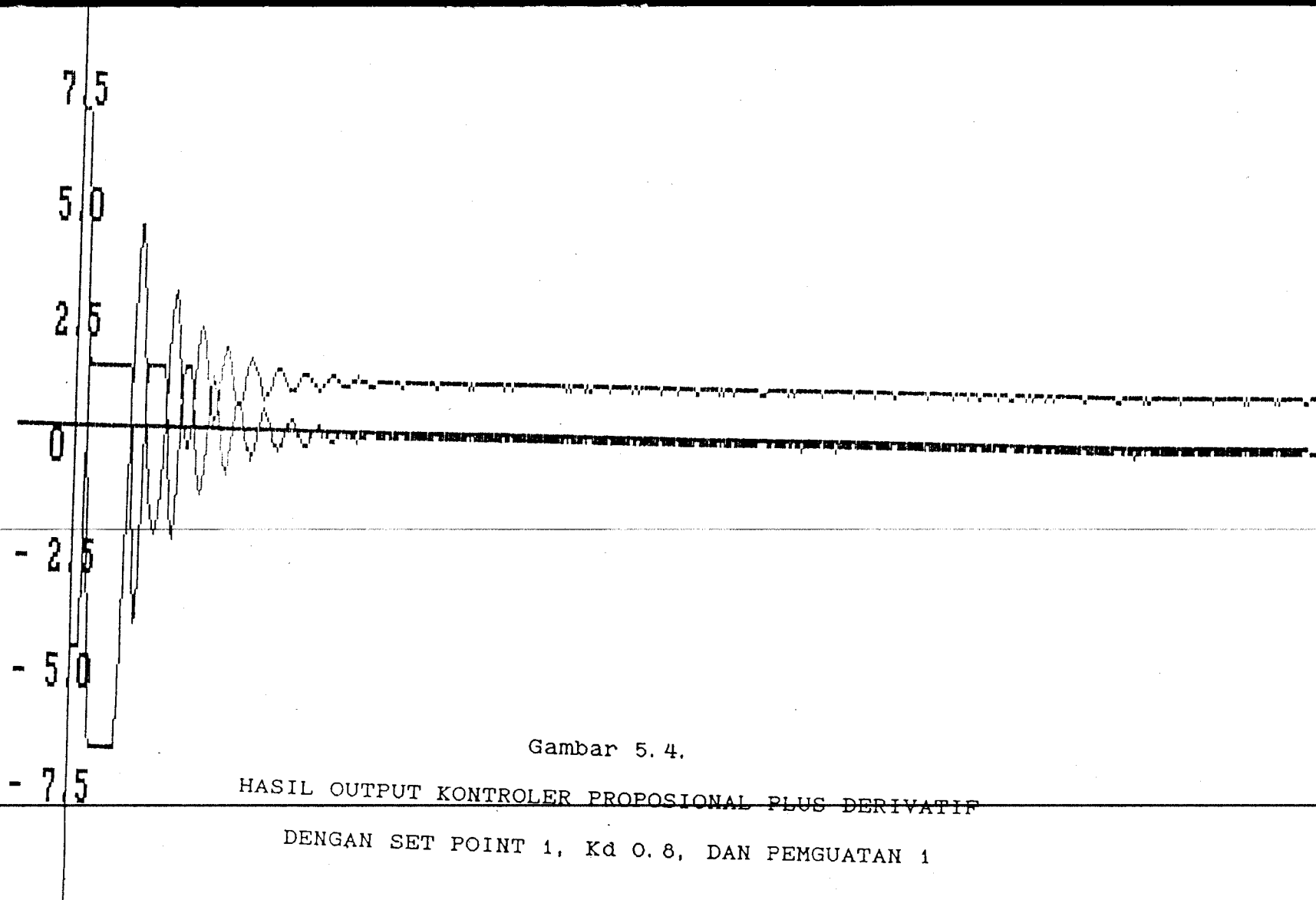
HASIL OUTPUT KONTROLER PROPOSIONAL PLUS INTEGRAL
DENGAN SET POINT -2.5, K_i 0.2, DAN PENGUATAN 1

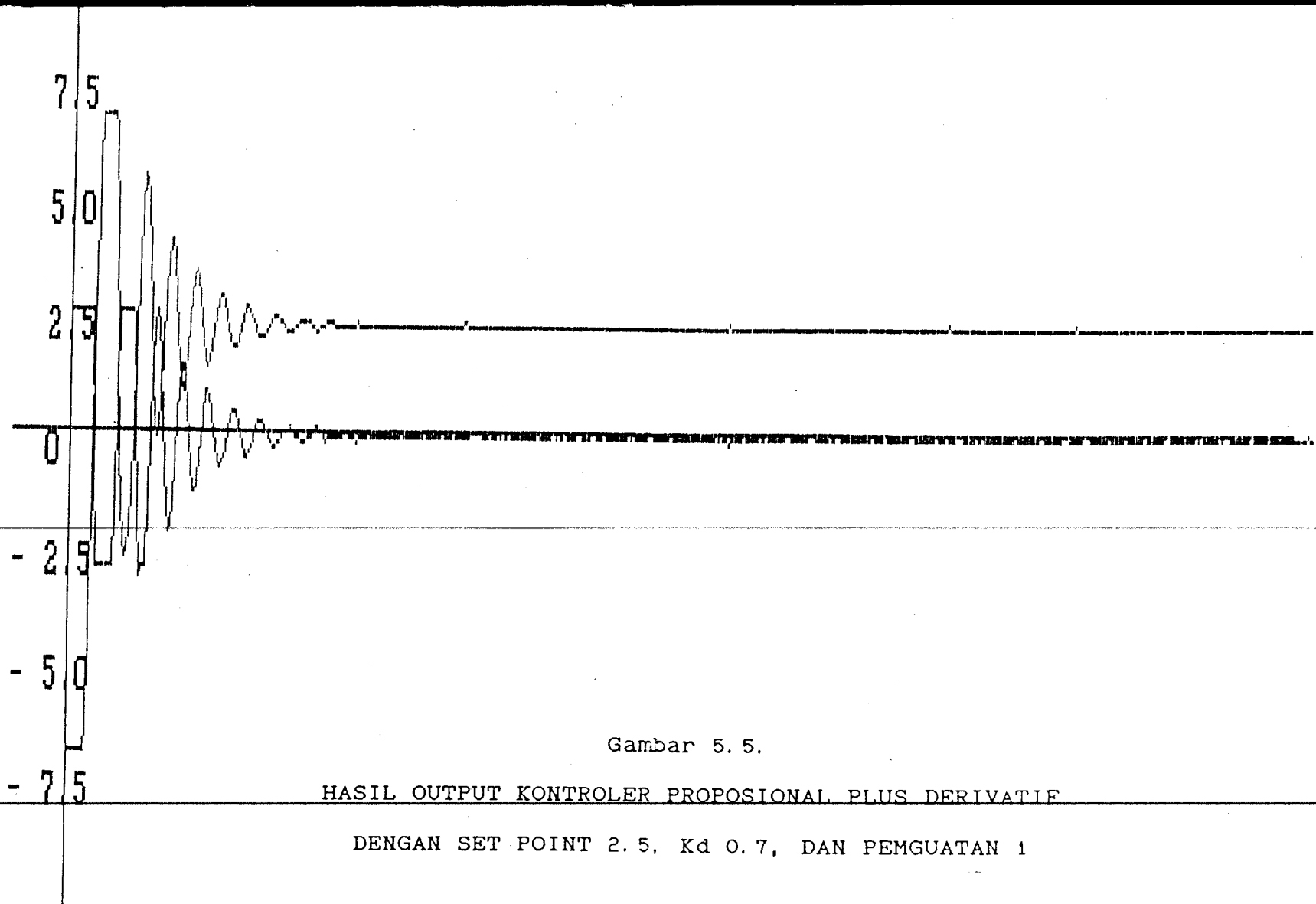


Gambar 5.3.

HASIL OUTPUT KONTROLER PROPOSIONAL PLUS INTEGRAL

DENGAN SET POINT 5, K_1 0.3, DAN PENGUATAN 1

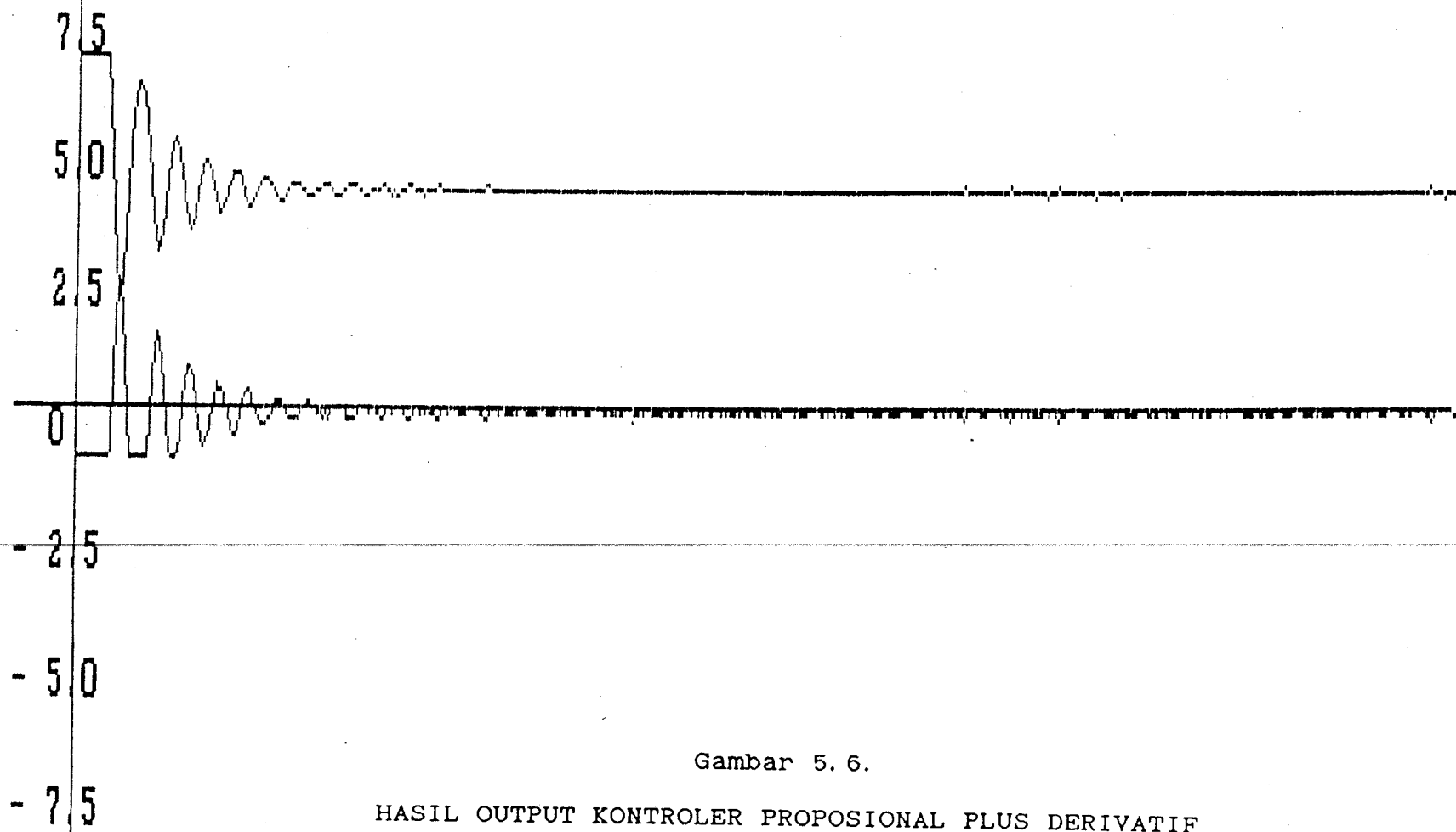




Gambar 5.5.

HASIL OUTPUT KONTROLER PROPOSIONAL PLUS DERIVATIF

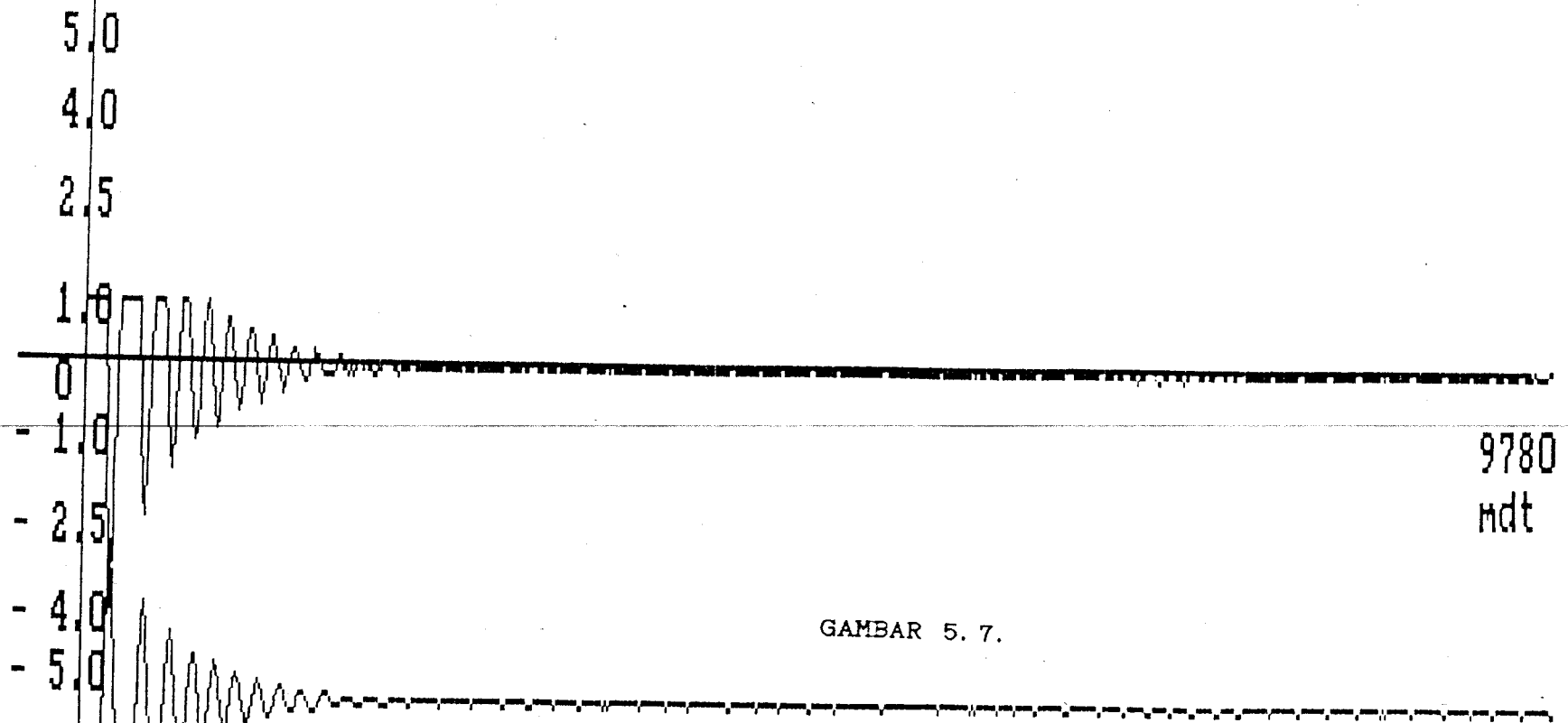
DENGAN SET POINT 2.5, K_d 0.7, DAN PEMGUATAN 1



Gambar 5. 6.

HASIL OUTPUT KONTROLER PROPOSIONAL PLUS DERIVATIF

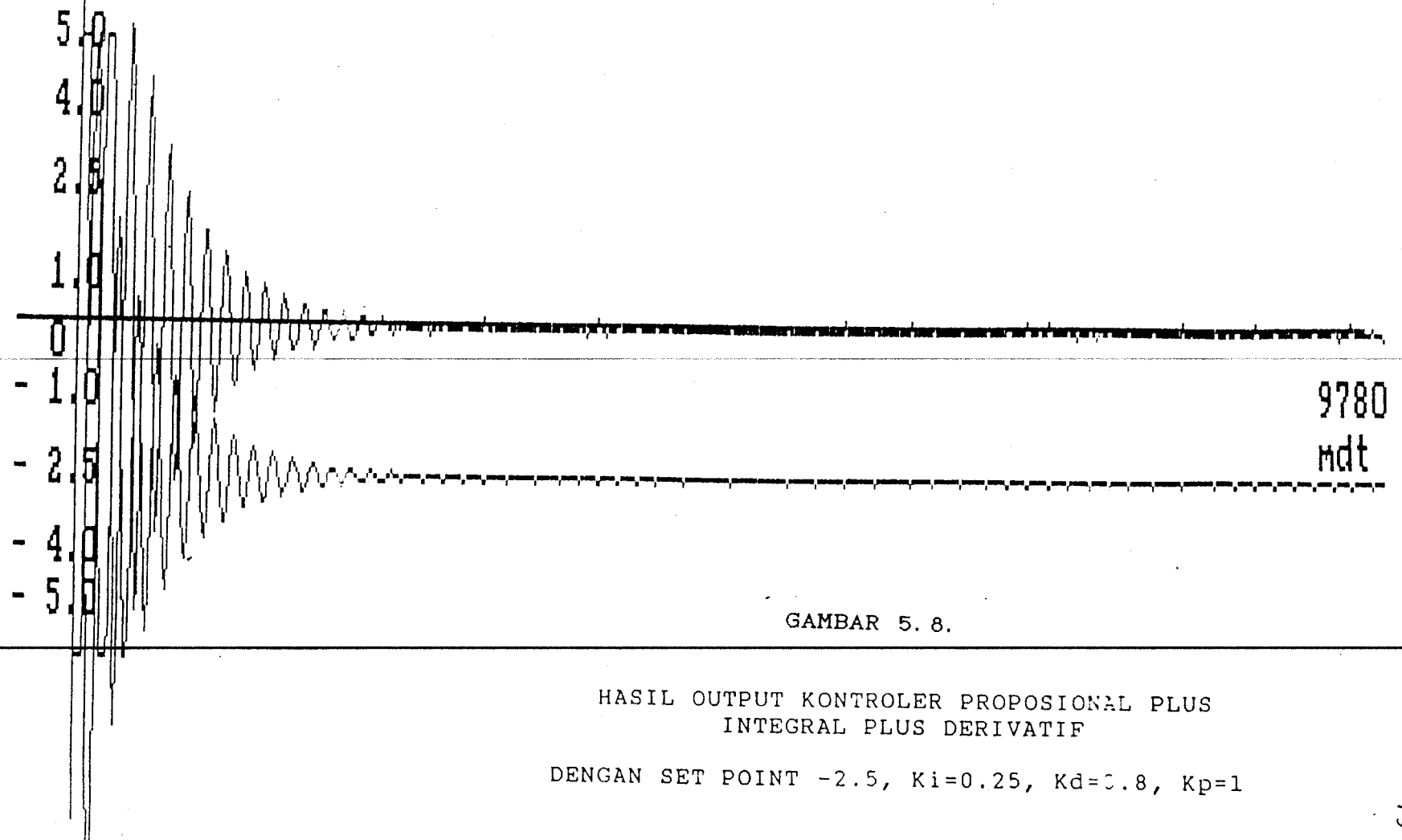
DENGAN SET POINT 5, K_d 0.6, DAN PEMGUATAN 1



GAMBAR 5. 7.

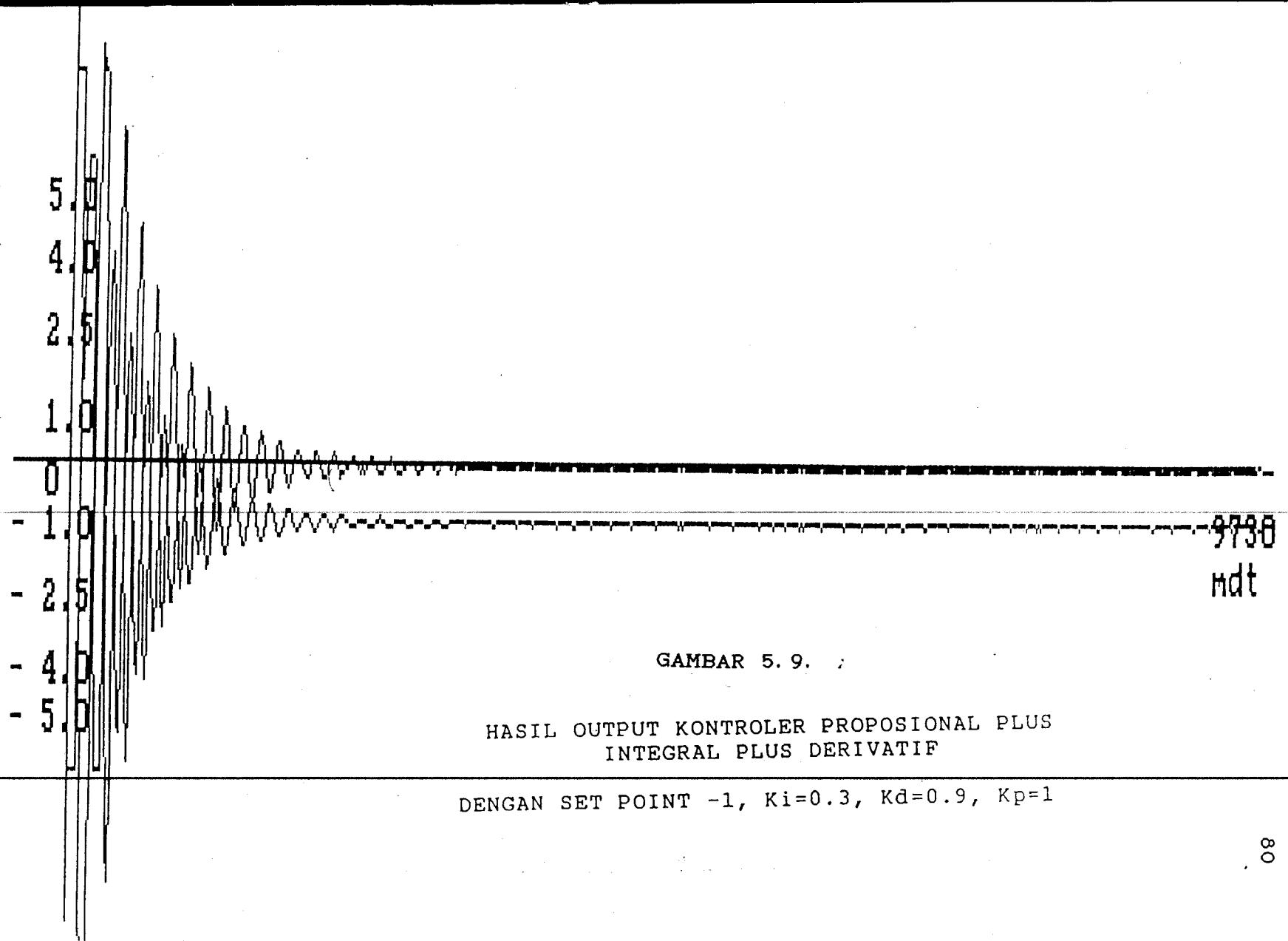
HASIL OUTPUT KONTROLER PROPOSIONAL PLUS
INTEGRAL PLUS DERIVATIF

DENGAN SET POINT -5, $K_i=0.3$, $K_d=0.9$, $K_p=1$



GAMBAR 5.8.

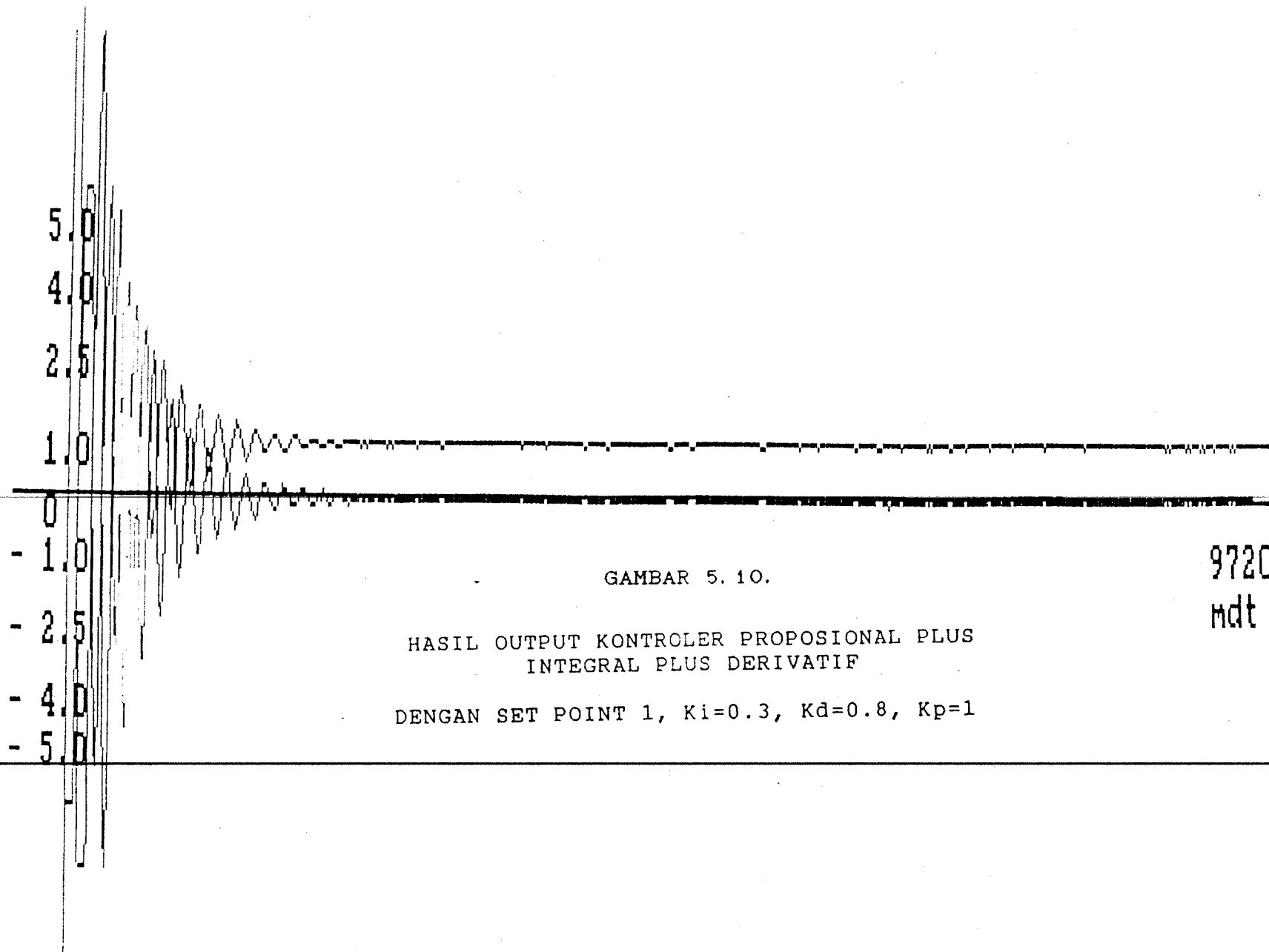
HASIL OUTPUT KONTROLER PROPOSIONAL PLUS
INTEGRAL PLUS DERIVATIF
DENGAN SET POINT -2.5, $K_i=0.25$, $K_d=0.8$, $K_p=1$



GAMBAR 5.9. :

HASIL OUTPUT KONTROLER PROPOSIONAL PLUS
INTEGRAL PLUS DERIVATIF

DENGAN SET POINT -1, $K_i=0.3$, $K_d=0.9$, $K_p=1$

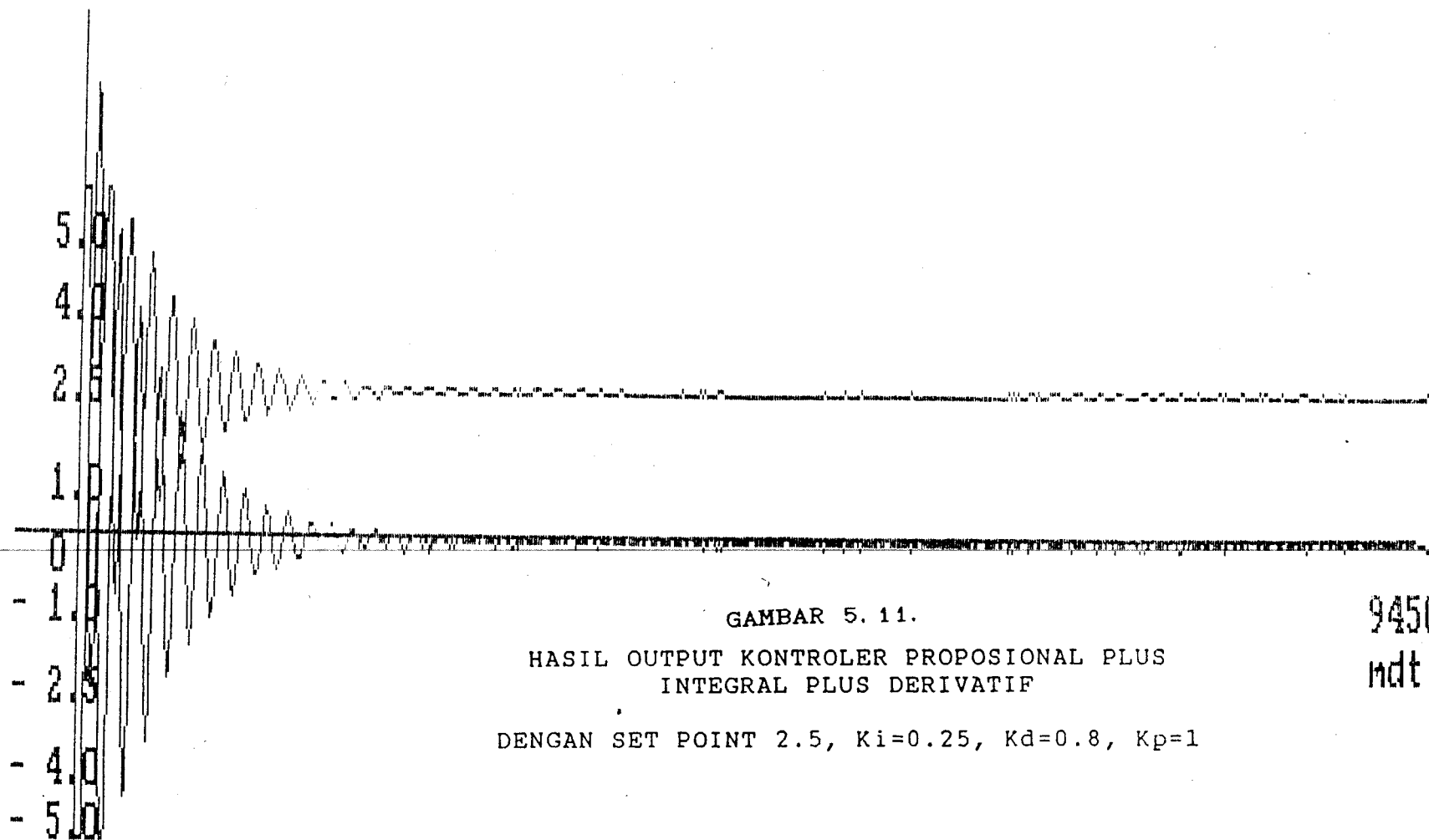


GAMBAR 5.10.

HASIL OUTPUT KONTROLER PROPOSIONAL PLUS
INTEGRAL PLUS DERIVATIF

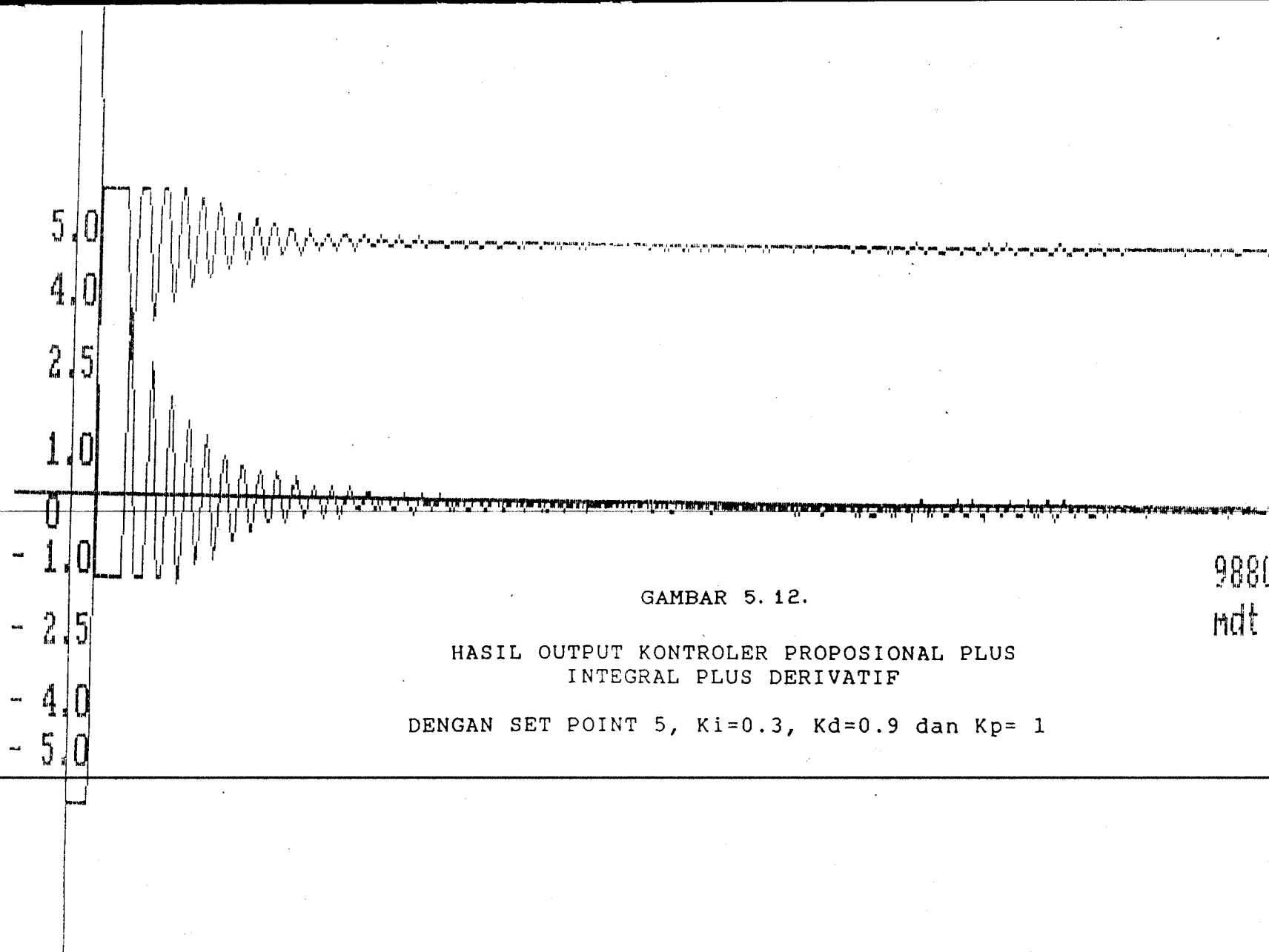
DENGAN SET POINT 1, $K_i=0.3$, $K_d=0.8$, $K_p=1$

9720
mdt



GAMBAR 5. 11.
 HASIL OUTPUT KONTROLER PROPOSIONAL PLUS
 INTEGRAL PLUS DERIVATIF
 DENGAN SET POINT 2.5, $K_i=0.25$, $K_d=0.8$, $K_p=1$

9450
 mdt

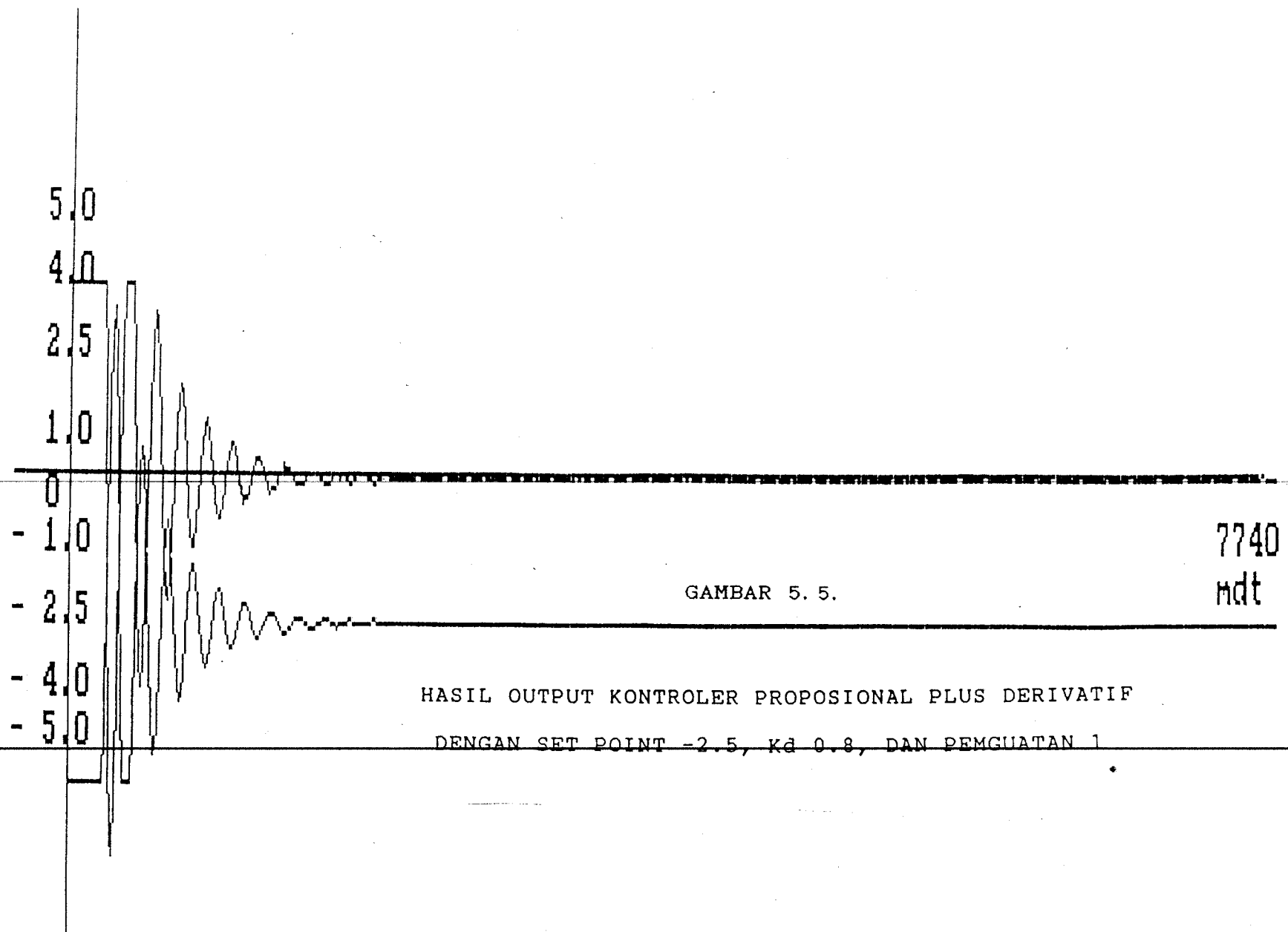


GAMBAR 5.12.

HASIL OUTPUT KONTROLER PROPOSIONAL PLUS
INTEGRAL PLUS DERIVATIF

DENGAN SET POINT 5, $K_i=0.3$, $K_d=0.9$ dan $K_p= 1$

9880
mdt



BAB VI

KESIMPULAN

Setelah mempelajari, menganalisa dan membuat peralatan Sistem kontrol multi input, serta melakukan pengukuran yang hasilnya dapat dilihat pada bab V maka, dapatlah diambil suatu kesimpulan sebagai berikut :

1. Dengan memahami sistem mikroprosesor memungkinkan untuk mengontrol suatu alat secara otomatis.
2. Apabila komputer dipergunakan untuk mengontrol suatu alat yang berupa besaran analog maka diperlukan suatu ADC yang mempunyai ketelitian dan kecepatan yang memadai supaya hasilnya seperti yang diinginkan
3. Dengan kemampuan komputer yang dapat mengontrol banyak alat sekaligus memungkinkan penerapannya dalam banyak hal.
4. Karena bentuk sinyal yang diambil kekomputer dalam bentuk diskrit, oleh sebab itu perhitungannyapun perlu dilakukan perubahan bentuk yaitu dari kontinu ke bentuk diskrit.
5. Sistem akan cepat stabil bila diberi penguatan kecil. Semakin besar penguatan yang diberikan maka semakin lama stabilnya bahkan mungkin tidak stabil sama sekali. oleh sebab itu penguatan yang diperbolehkan maksimum 1.
6. Peralatan yang dibuat akan bermanfaat untuk

mensimulasikan suatu proses industri. apalagi pada jaman sekarang yang mana semua proses industri memerlukan multi input multi output.

7. Bentuk persamaan analog dapat didekati dengan suatu algoritma dalam proses komputer. Metode yang digunakan akan menentukan ketelitian hasil.
8. Dengan memanfaatkan komputer sebagai pengganti kontroller analog memungkinkan untuk mempelajari sistem tanpa harus mengubah proses.
9. Dari peralatan yang dibuat dapat juga diketahui karakteristik sistem tanpa harus menggunakan osciloskop.
10. Pada hasil output yang telah dicoba dapat dilihat bahwa kontroler yang paling baik yaitu kontroler PID. Karena kontroler tersebut cepat stabil dari bentuk osilasinya. sedang yang derivatif untuk set point yang besar sudah tidak menunjukkan perilaku sistem.
11. Makin tinggi penguatannya sistem yang dikontrol semakin tidak stabil ini berlaku untuk semua kontroler.

Dengan segala keterbatasan yang ada, maka dapat disarankan hal-hal yang mungkin untuk menyempurnakan sistem yang telah dibuat :

- Agar hasil yang dibuat sesuai dengan yang diinginkan atau lebih presisi, sebaiknya digunakan komponen yang High Speed, demikian juga bahasa pemrogramannya.
- Sistem ini dapat dikembangkan untuk input dan output

lebih banyak dengan menambahkan multiplex atau dekode pada rangkaian ADC/DAC.

DAFTAR PUSTAKA

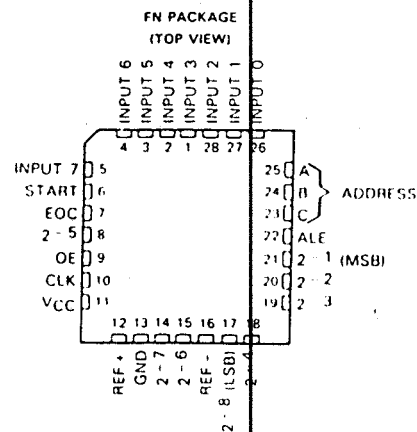
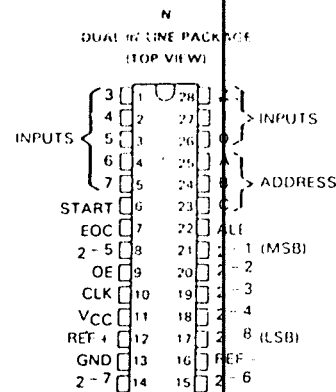
- Bibbero, Robert J., *Microprocessors in instrument and control*, John Wiley and Sons, Inc, USA, 1977
- Coffron, James W., *The IBM PC Connection*
- Eggebrecht, Lewis C., *Interfacing to the IBM Personal Computer*, Howard W. Sams & Co. Inc., Indianapolis, 1983
- Hall, Douglass V., *Microprocessor and Digital Systems*, 2nd ed., Mc Graw Hill Book Co., Singapore, 1983
- Hall, Douglass V., *Microprocessor and Interfacing, Programming and Hardware*, Mc Graw Hill Book Co. Singapore, 1986
- Kuo, benjamin C., *Digital Control systems*, Holt Rinehart and Winston, Inc., USA, 1980
- Malvino, Albert P., *Digital Computer Elektronik*, Mc Graw Hill, 1983
- Ogata, Katsuhiko, *Modern Control Engineering*, Prentice Hall, New Delhi, 1970
- National Semiconductor Corporation, *Linier Databook*, National Semoconductor Corp, Santa Clara, 1982
- Sheingold, Daniel H., *Analog-Digital Conversion*, Analog Device Inc, 1977
- Texas Instruments Inc, *Interface Circuits Data Book*, Texas Instrument, Inc., Dallas, Tex., 1987
- Texas Instruments Inc, *The TTL Data Book for Design Engineers*, 2nd ed., Texas Instrument, Inc., Dallas, Tex., 1987

APPENDIX

ADC0808, ADC0809 CMOS ANALOG-TO-DIGITAL CONVERTERS WITH 8-CHANNEL MULTIPLEXERS

D2642, JUNE 1981 (REVISED FEBRUARY 1986)

- Total Unadjusted Error . . . ± 0.75 LSB Max for ADC0808 and ± 1.25 LSB Max for ADC0809
- Resolution of 8 Bits
- 100 μ s Conversion Time
- Ratiometric Conversion
- Guaranteed Monotonicity
- No Missing Codes
- Easy Interface with Microprocessors
- Latched 3-State Outputs
- Latched Address Inputs
- Single 5-Volt Supply
- Low Power Consumption
- Designed to be Interchangeable with National Semiconductor ADC0808, ADC0809



description

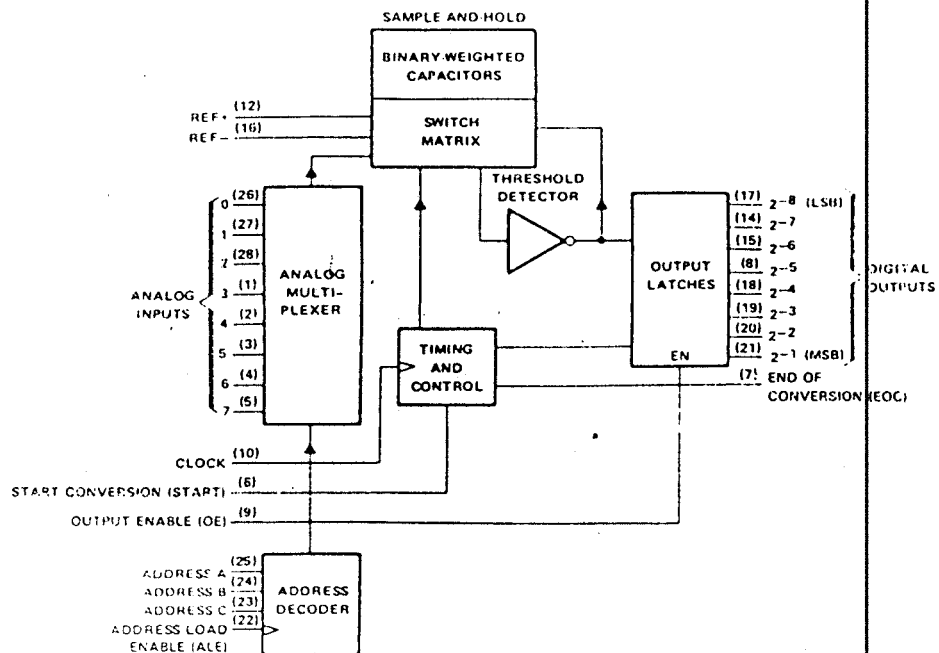
The ADC0808 and ADC0809 are monolithic CMOS devices with an 8-channel multiplexer, an 8-bit analog-to-digital (A/D) converter, and microprocessor-compatible control logic. The 8-channel multiplexer can be controlled by a microprocessor through a 3-bit address decoder with address load to select any one of eight single-ended analog switches connected directly to the comparator. The 8-bit A/D converter uses the successive-approximation conversion technique featuring a high-impedance threshold detector, a switched-capacitor array, a sample-and-hold, and a successive-approximation register (SAR). Detailed information on interfacing to most popular microprocessors is readily available from the factory.

The comparison and converting methods used eliminate the possibility of missing codes, nonmonotonicity, and the need for zero or full-scale adjustment. Also featured are latched 3-state outputs from the SAR and latched inputs to the multiplexer address decoder. The single 5-volt supply and low power requirements make the ADC0808 and ADC0809 especially useful for a wide variety of applications. Ratiometric conversion is made possible by access to the reference voltage input terminals.

The ADC0808 and ADC0809 are characterized for operation from -40°C to 85°C .

ADC0808, ADC0909
CMOS ANALOG-TO-DIGITAL CONVERTERS
WITH 8-CHANNEL MULTIPLEXERS

Functional block diagram (positive logic)



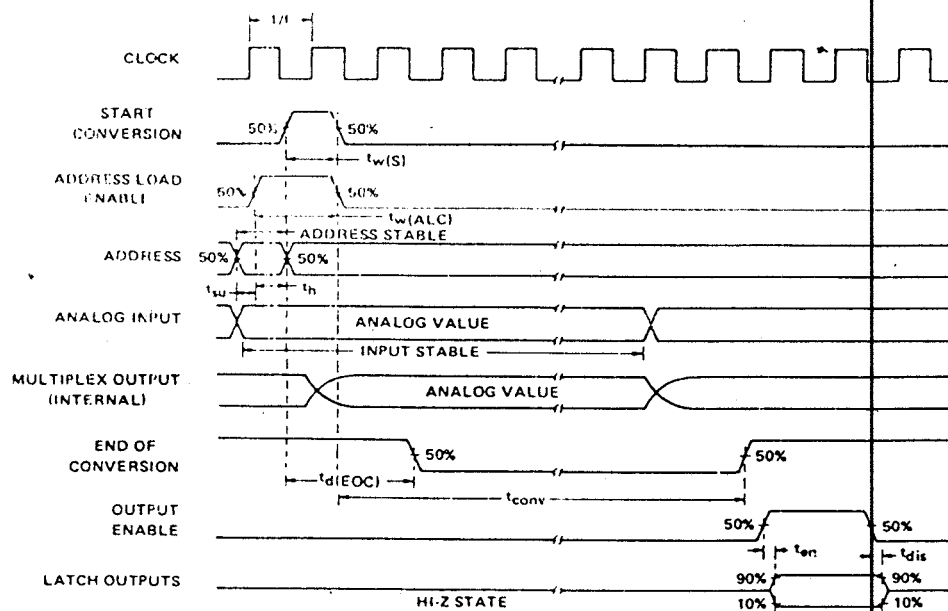
MULTIPLEXER FUNCTION TABLE

INPUTS				SELECTED ANALOG CHANNEL
ADDRESS			ADDRESS STROBE	
C	B	A		
L	L	L	↑	0
L	L	H	↑	1
L	H	L	↑	2
L	H	H	↑	3
H	L	L	↑	4
H	L	H	↑	5
H	H	L	↑	6
H	H	H	↑	7

H = high level, L = low level
↑ = low-to-high transition

ADC0808, ADC0809
CMOS ANALOG-TO-DIGITAL CONVERTERS
WITH 8-CHANNEL MULTIPLEXERS

operating sequence



ADC0808, ADC0809
CMOS ANALOG-TO-DIGITAL CONVERTERS
WITH 8-CHANNEL MULTIPLEXERS

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1)	0.5 V
Input voltage range: control inputs	-0.3 to 15 V
all other inputs	-0.3 V to $V_{CC} + 0.3$ V
Operating free-air temperature range	-40°C to 85°C
Storage temperature range	-55°C to 150°C
Lead temperature 1.5 mm (1/16 inch) from case for 10 seconds	260°C

NOTE 1: All voltage values are with respect to network ground terminal.

recommended operating conditions

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.5	5	5.5	V
Positive reference voltage, V_{REF+} (see Note 2)		V_{CC}	$V_{CC} + 0.1$	V
Negative reference voltage, V_{REF-}		0	-0.1	V
Differential reference voltage, $V_{REF+} - V_{REF-}$		5		V
High-level input voltage, V_{IH}	$V_{CC} - 1.5$			V
Low-level input voltage, V_{IL}			1.5	V
Start pulse duration, $t_w(S)$	200			ns
Address load control pulse duration, $t_w(ALC)$	200			ns
Address setup time, t_{SU}	50			ns
Address hold time, t_H	50			ns
Clock frequency, f_{clock}	10	640	1280	kHz
Operating free-air temperature, T_A	-40		85	°C

NOTE 2: Care must be taken that this rating is observed even during power up.

CMOS ANALOG-TO-DIGITAL CONVERTERS WITH 8-CHANNEL MULTIPLEXERS

electrical characteristics over recommended operating free-air temperature range, $V_{CC} = 4.75$ V to 5.25 V (unless otherwise noted)

total device

PARAMETER		TEST CONDITIONS	MIN	TYP [†]	MAX	UNIT
V_{OH}	High-level output voltage	$I_O = 360 \mu A$	$V_{CC} - 0.4$			V
V_{OL}	Low-level output voltage	Data outputs $I_O = 1.6$ mA			0.45	V
		End of conversion $I_O = 1.2$ mA			0.45	
I_{OZ}	Off-state (high-impedance-state) output current	$V_O = V_{CC}$			3	μA
		$V_O = 0$			-3	
I_I	Control input current at maximum input voltage	$V_I = 15$ V			1	μA
I_{IL}	Low-level control input current	$V_I = 0$			-1	μA
I_{CC}	Supply current	$f_{clock} = 640$ kHz		0.3	3	mA
C_i	Input capacitance, control inputs	$T_A = 25^\circ C$		10	15	pF
C_o	Output capacitance, data outputs	$T_A = 25^\circ C$		10	15	pF
Resistance from pin 12 to pin 16				1000		k Ω

analog multiplexer

PARAMETER		TEST CONDITIONS	MIN	TYP [†]	MAX	UNIT
I_{on}	Channel on-state current (see Note 3)	$V_I = 5$ V, $f_{clock} = 640$ kHz			2	μA
		$V_I = 0$, $f_{clock} = 640$ kHz			-2	
I_{off}	Channel off-state current	$V_{CC} = 5$ V, $V_I = 5$ V		10	200	nA
		$T_A = 25^\circ C$, $V_I = 0$		-10	-200	
		$V_{CC} = 5$ V, $V_I = 5$ V			1	μA
		$V_{CC} = 5$ V, $V_I = 0$			-1	

[†]Typical values are at $V_{CC} = 5$ V and $T_A = 25^\circ C$.

NOTE 3: Channel on-state current is primarily due to the bias current into or out of the threshold detector, and it varies directly with clock frequency.

ADC0808, ADC0809
CMOS ANALOG-TO-DIGITAL CONVERTERS
WITH 8-CHANNEL MULTIPLEXERS

operating characteristics, $T_A = 25^\circ\text{C}$, $V_{CC} = V_{REF+} = 5\text{ V}$, $V_{REF-} = 0\text{ V}$, $f_{\text{clock}} = 640\text{ kHz}$
(unless otherwise noted)

PARAMETER	TEST CONDITIONS	ADC0808			ADC0809			UNIT
		MIN	TYP [†]	MAX	MIN	TYP [†]	MAX	
k_{SVS} Supply voltage sensitivity	$V_{CC} = V_{REF+} = 4.75\text{ V to } 5.25\text{ V}$, $T_A = -40^\circ\text{C to } 85^\circ\text{C}$. See Note 4		± 0.05			± 0.05		%/V
Linearity error (See Note 5)			± 0.25			± 0.5		LSE
Zero error (See Note 6)			± 0.25			± 0.25		LSE
Total unadjusted error (See Note 7)	$T_A = 25^\circ\text{C}$		± 0.25	± 0.5		± 0.5		LSB
	$T_A = -40^\circ\text{C to } 85^\circ\text{C}$			± 0.75			± 1.25	
	$T_A = 0^\circ\text{C to } 70^\circ\text{C}$						± 1	
t_{en} Output enable time	$C_L = 50\text{ pF}$, $R_L = 10\text{ k}\Omega$		80	250		80	250	ns
t_{dis} Output disable time	$C_L = 10\text{ pF}$, $R_L = 10\text{ k}\Omega$		105	250		105	250	ns
t_{conv} Conversion time	See Note 8	90	100	116	90	100	116	μs
$t_{d(EOC)}$ Delay time, end of conversion output	See Notes 8 and 9	0		14.5	0		14.5	μs

[†]Typical values for all except supply voltage sensitivity are at $V_{CC} = 5\text{ V}$, and all are at $T_A = 25^\circ\text{C}$.

- NOTES:
- Supply voltage sensitivity relates to the ability of an analog-to-digital converter to maintain accuracy as the supply voltage varies. The supply and V_{REF+} are varied together and the change in accuracy is measured with respect to full-scale.
 - Linearity error is the maximum deviation from a straight line through the end points of the A/D transfer characteristic.
 - Zero error is the difference between 00000000 and the converted output for zero input voltage; full-scale error is the difference between 11111111 and the converted output for full-scale input voltage.
 - Total unadjusted error is the maximum sum of linearity error, zero error, and full-scale error.
 - Refer to the operating sequence diagram.
 - For clock frequencies other than 640 kHz, $t_{d(EOC)}$ maximum is 8 clock periods plus 2 μs .

ADC0808, ADC0809 CMOS ANALOG-TO-DIGITAL CONVERTERS WITH 8-CHANNEL MULTIPLEXERS

PRINCIPLES OF OPERATION

The ADC0808 and ADC0809 each consists of an analog signal multiplexer, an 8-bit successive-approximation converter, and related control and output circuitry.

multiplexer

The analog multiplexer selects 1 of 8 single-ended input channels as determined by the address decoder. Address load control loads the address code into the decoder on a low-to-high transition. The output latch is reset by the positive-going edge of the start pulse. Sampling also starts with the positive-going edge of the start pulse and lasts for 32 clock periods. The conversion process may be interrupted by a new start pulse before the end of 64 clock periods. The previous data will be lost if a new start of conversion occurs before the 64th clock pulse. Continuous conversion may be accomplished by connecting the End-of-Conversion output to the start input. If used in this mode an external pulse should be applied after power up to assure start up.

converter

The CMOS threshold detector in the successive-approximation conversion system determines each bit by examining the charge on a series of binary-weighted capacitors (Figure 1). In the first phase of the conversion process, the analog input is sampled by closing switch S_C and all S_T switches, and by simultaneously charging all the capacitors to the input voltage.

In the next phase of the conversion process, all S_T and S_C switches are opened and the threshold detector begins identifying bits by identifying the charge (voltage) on each capacitor relative to the reference voltage. In the switching sequence, all eight capacitors are examined separately until all 8 bits are identified, and then the charge-convert sequence is repeated. In the first step of the conversion phase, the threshold detector looks at the first capacitor (weight = 128). Node 128 of this capacitor is switched to the reference voltage, and the equivalent nodes of all the other capacitors on the ladder are switched to REF^- . If the voltage at the summing node is greater than the trip-point of the threshold detector (approximately one-half the V_{CC} voltage), a bit is placed in the output register, and the 128-weight capacitor is switched to REF^- . If the voltage at the summing node is less than the trip point of the threshold detector, this 128-weight capacitor remains connected to REF^+ through the remainder of the capacitor-sampling (bit-counting) process. The process is repeated for the 64-weight capacitor, the 32-weight capacitor, and so forth down the line, until all bits are counted.

With each step of the capacitor-sampling process, the initial charge is redistributed among the capacitors. The conversion process is successive approximation, but relies on charge redistribution rather than a successive-approximation register (and reference DAC) to count and weigh the bits from MSB to LSB.

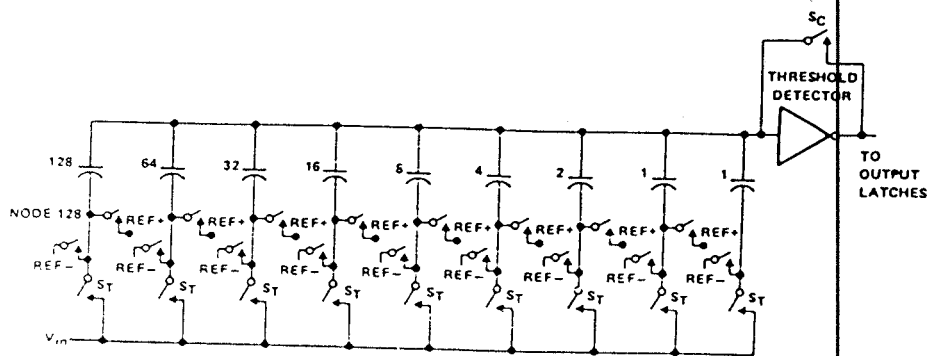


FIGURE 1. SIMPLIFIED MODEL OF THE SUCCESSIVE-APPROXIMATION SYSTEM

DAC0800, DAC0801, DAC0802 8-Bit Digital-to-Analog Converters

General Description

The DAC0800 series are monolithic 8-bit high-speed current-output digital-to-analog converters (DAC) featuring typical settling times of 100 ns. When used as a multiplying DAC, monotonic performance over a 40 to 1 reference current range is possible. The DAC0800 series also features high compliance complementary current outputs to allow differential output voltages of 20 V_{pp} with simple resistor loads as shown in Figure 1. The reference to full-scale current matching of better than ± 1 LSB eliminates the need for full-scale trims in most applications while the nonlinearities of better than $\pm 0.1\%$ over temperature minimizes system error accumulations.

The noise immune inputs of the DAC0800 series will accept TTL levels with the logic threshold pin, V_{LC} pin 1 grounded. Simple adjustments of the V_{LC} potential allow direct interface to all logic families. The performance and characteristics of the device are essentially unchanged over the full ± 4.5 V to ± 18 V power supply range; power dissipation is only 33 mW with ± 5 V supplies and is independent of the logic input states.

The DAC0800, DAC0802, DAC0800C, DAC0801C and DAC0802C are a direct replacement for the DAC0800, DAC0801, DAC0802, DAC0800C, DAC0801C and DAC0802C respectively.

Features

- Fast settling output current
- Full scale error
- Nonlinearity over temperature
- Full scale current drift
- High output compliance
- Complementary current outputs
- Interface directly with TTL, CMOS, PMOS and others
- 2 quadrant wide range multiplying capability
- Wide power supply range
- Low power consumption
- Low cost

100 ns
 ± 1 LSB
 $\pm 0.1\%$
 ± 10 ppm/°C
10V to ± 18 V

± 4.5 V to ± 18 V
33 mW at ± 5 V

Typical Applications

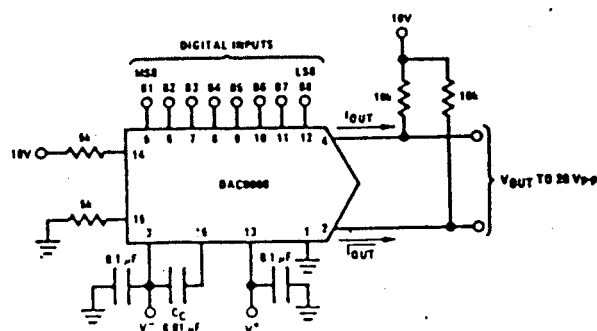
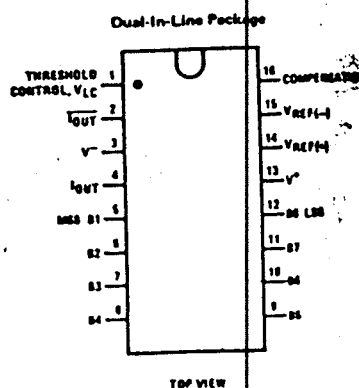


FIGURE 1. ± 20 V_{pp} Output Digital-to-Analog Converter

Connection Diagram



Ordering Information

NON LINEARITY	TEMPERATURE RANGE	ORDER NUMBERS*			
		D PACKAGE (D18C)		J PACKAGE (J18A)	
$\pm 0.1\%$ FS	$-55^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$	DAC0802LD	DAC-08AQ	DAC0802LCJ	DAC-08HQ
$\pm 0.1\%$ FS	$0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$				
$\pm 0.19\%$ FS	$-55^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$	DAC0800LD	DAC-08Q	DAC0800LCJ	DAC-08EQ
$\pm 0.19\%$ FS	$0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$				
$\pm 0.39\%$ FS	$0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$			DAC0801LCJ	DAC-08CQ

* Note: Devices may be ordered by using either order number.

Absolute Maximum Ratings

Supply Voltage	±15V or 36V
Power Dissipation (Note 1)	500 mW
Input Differential Voltage (V14 to V15)	V ⁻ to V ⁺
Input Common-Mode Range (V14, V15)	V ⁻ to V ⁺
Input Current	5 mA
Output Current	V ⁻ to V ⁻ plus 36V
Storage Temperature	Figure 24 -65°C to +150°C
Temperature (Soldering, 10 seconds)	300°C

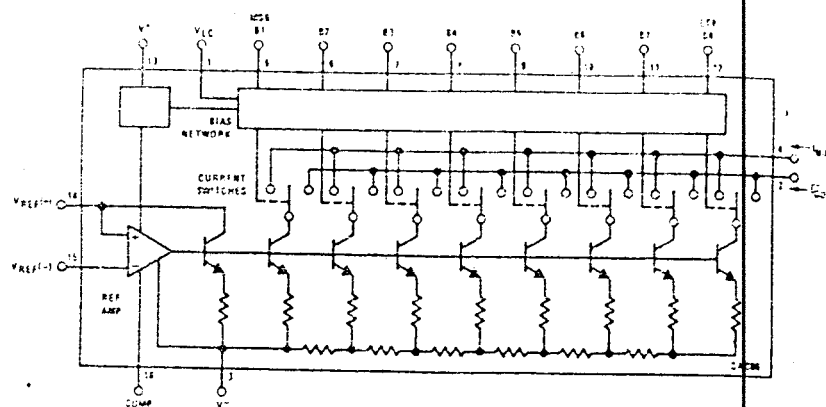
Operating Conditions

Temperature (T _A)	MIN	MAX	UNITS
DAC0802L	-65	+125	°C
DAC0800L	-65	+125	°C
DAC0800LC	0	+70	°C
DAC0801LC	0	+70	°C
DAC0802LC	0	+70	°C

Electrical Characteristics (V_S = ±15V, I_{REF} = 2 mA, T_{MIN} ≤ T_A ≤ T_{MAX} unless otherwise specified.
 All characteristics refer to both I_{OUT} and I_{OUT}.)

PARAMETER	CONDITIONS	DAC0802L/ DAC0802LC			DAC0800L/ DAC0800LC			DAC0801LC			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Resolution		8	8	8	8	8	8	8	8	8	Bits
Monotonicity		8	8	8	8	8	8	8	8	8	Bits
Nonlinearity				±0.1			±0.19			10.39	%FS
Settling Time	To ±1/2 LSB, All Bits Switched "ON" or "OFF", T _A = 25°C		100	135					100	150	ns
	DAC0800L					100	135				ns
	DAC0800LC					100	150				ns
Propagation Delay	T _A = 25°C										
Each Bit			35	60		35	60		35	60	ns
All Bits Switched			35	60		35	60		35	60	ns
Full Scale Tempco			±10	±50		±10	±50		±10	±80	ppm/°C
Output Voltage Compliance	Full Scale Current Change < 1/2 LSB, R _{OUT} > 20 MΩ Typ	-10		18	-10		18	-10		18	V
Full Scale Current	V _{REF} = 10 000V, R14 = 5 000 kΩ, R15 = 5 000 kΩ, T _A = 25°C	1 984	1 992	2 000	1 94	1 99	2 04	1 94	1 99	2 04	mA
Full Scale Symmetry	I _{FS4} - I _{FS2}		±0.5	±4.0		±1	±8.0		±2	±16	μA
Zero Scale Current			0.1	1.0		0.2	2.0		0.2	4.0	μA
Output Current Range	V ⁻ = -5V	0	2.0	2.1	0	2.0	2.1	0	2.0	2.1	mA
	V ⁻ = -6V to -18V	0	2.0	4.2	0	2.0	4.2	0	2.0	4.2	mA
Logic Input Levels											
Logic "0"	V _{LC} = 0V			0.6			0.8			0.8	V
Logic "1"		2.0			2.0			2.0			V
Logic Input Current	V _{LC} = 0V										
Logic "0"	-10V ≤ V _{IN} ≤ +0.8V		-2.0	-10		-2.0	-10		-2.0	-10	μA
Logic "1"	2V ≤ V _{IN} ≤ +18V		0.002	10		0.002	10		0.002	10	μA
Logic Input Swing	V ⁻ = -15V	-10		18	-10		18	-10		18	V
Logic Threshold Range	V _S = ±15V	-10		13.5	-10		13.5	-10		13.5	V
Reference Bias Current			-1.0	-3.0		-1.0	-3.0		-1.0	-3.0	μA
Reference Input Stew Rate	(Figure 24)	4.0	8.0		4.0	8.0		4.0	8.0		mA/μs
Power Supply Sensitivity	4.5V ≤ V ⁺ ≤ 18V		0.0001	0.01		0.0001	0.01		0.0001	0.01	%/%
	-4.5V ≤ V ⁻ ≤ -18V		0.0001	0.01		0.0001	0.01		0.0001	0.01	%/%
	I _{REF} = 1 mA										
Power Supply Current	V _S = ±5V, I _{REF} = 1 mA										
			2.3	3.8		2.3	3.8		2.3	3.8	mA
			-4.3	-5.8		-4.3	-5.8		-4.3	-5.8	mA
	V _S = 5V, -15V, I _{REF} = 2 mA										
			2.4	3.8		2.4	3.8		2.4	3.8	mA
			-6.4	-7.8		-6.4	-7.8		-6.4	-7.8	mA
	V _S = ±15V, I _{REF} = 2 mA										
			2.5	3.8		2.5	3.8		2.5	3.8	mA
			-6.5	-7.8		-6.5	-7.8		-6.5	-7.8	mA
Power Dissipation	±5V, I _{REF} = 1 mA		33	48		33	48		33	48	mW
	5V, -15V, I _{REF} = 2 mA		108	136		108	136		108	136	mW
	±15V, I _{REF} = 2 mA		135	174		135	174		135	174	mW

Block Diagram



Equivalent Circuit

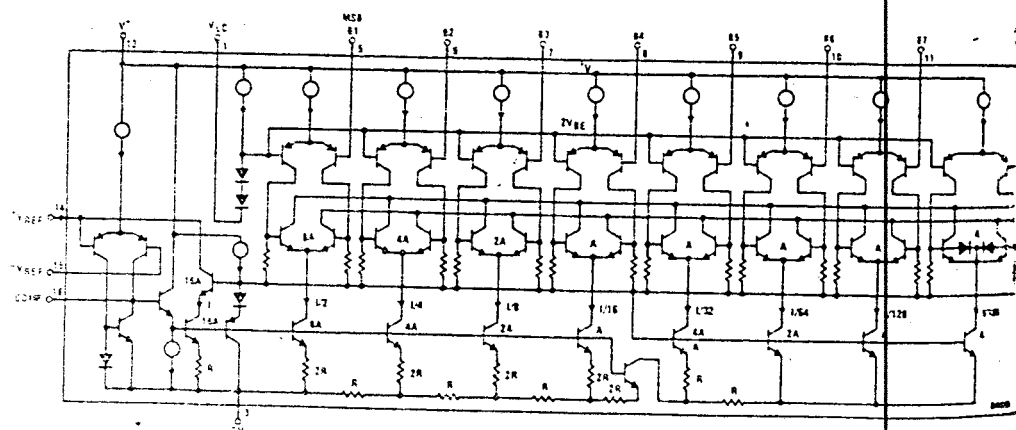


FIGURE 2

Figure 3: Propagation Delay vs. Reference Current

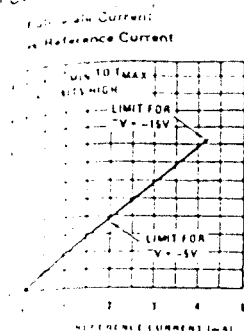


FIGURE 3

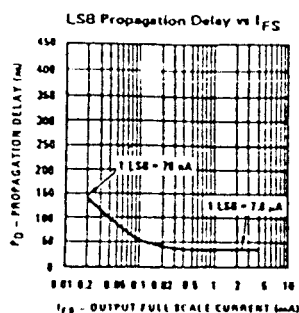
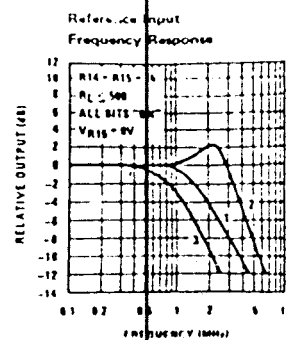
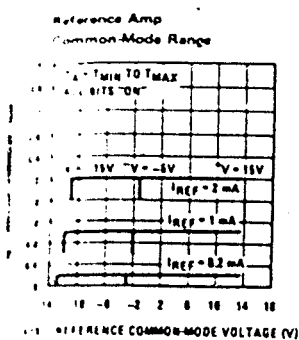


FIGURE 4



Curve 1: $C_C = 15$ pF, $V_{IN} = 2$ Vp-p centered at 1V.
Curve 2: $C_C = 15$ pF, $V_{IN} = 50$ mVp-p centered at 200 mV.
Curve 3: $C_C = 0$ pF, $V_{IN} = 100$ mVp-p at 0V and applied through 50 Ω connected to pin 14, 2V applied to R14.

FIGURE 5



Note: Positive common-mode range is $V_{REF} - 1.5$ V.

FIGURE 6

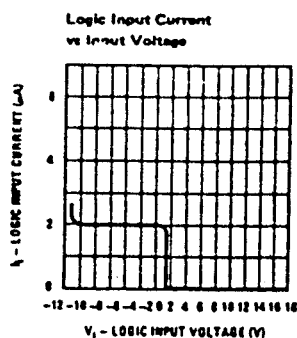


FIGURE 7

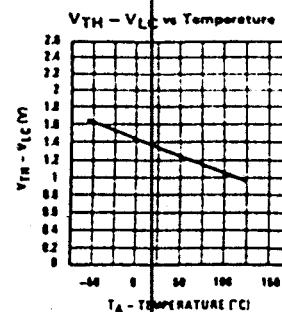


FIGURE 8

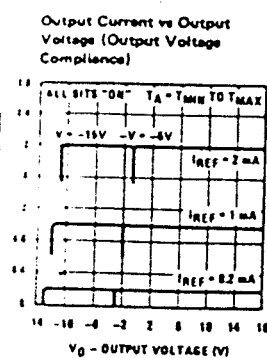


FIGURE 9

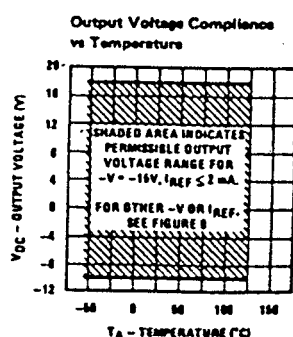
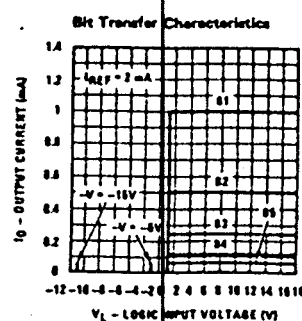


FIGURE 10



Note: B1-B8 have identical transfer characteristics. Bits are fully switched with less than 1/2 LSB error, at less than ± 100 mV from actual threshold. These switching points are guaranteed to lie between 0.8 and 2V over the operating temperature range ($V_{LC} = 0$ V).

FIGURE 11

Typical Performance Characteristics (Continued)

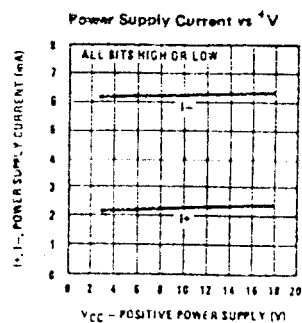


FIGURE 12

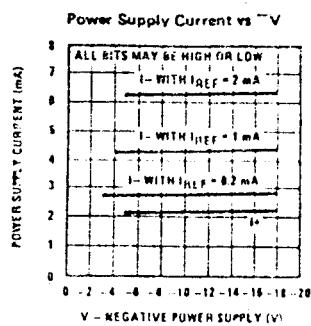


FIGURE 13

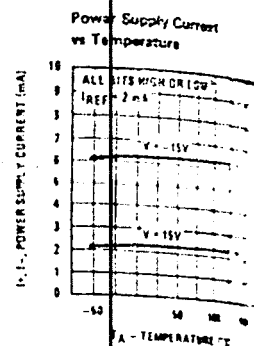


FIGURE 14

Typical Applications (Continued)

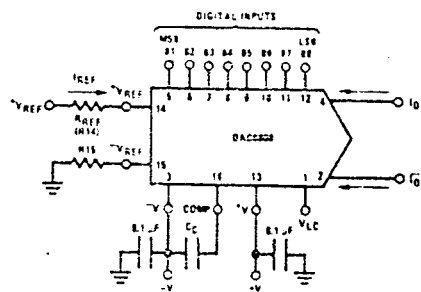


FIGURE 15. Basic Positive Reference Operation

$$I_{FS} = \frac{+V_{REF}}{R_{REF}} \times \frac{255}{256}$$

$I_0 + \overline{I_0} = I_{FS}$ for all logic states

For fixed reference, TTL operation, typical values are:

$V_{REF} = 10.000V$
 $R_{REF} = 5.000k$
 $R_{15} = R_{REF}$
 $C_C = 0.01 \mu F$
 $V_{LC} = 0V$ (Ground)

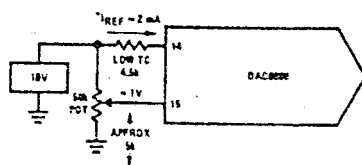
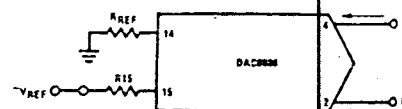


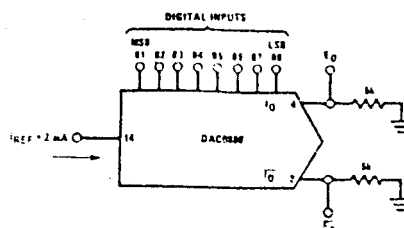
FIGURE 16. Recommended Full Scale Adjustment Circuit



$$I_{FS} = \frac{-V_{REF}}{R_{REF}} \times \frac{255}{256}$$

Note: R_{REF} sets I_{FS} ; R_{15} is for bias current cancellation

FIGURE 17. Basic Negative Reference Operation



Typical Applications (Continued)

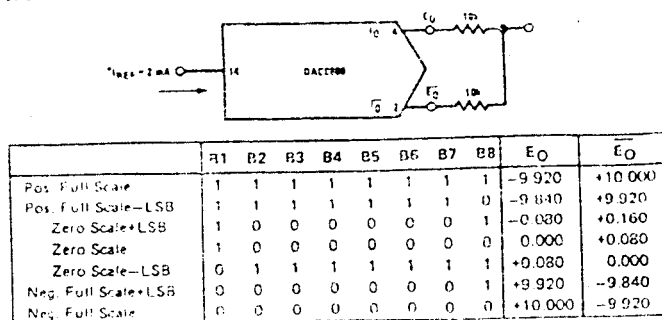
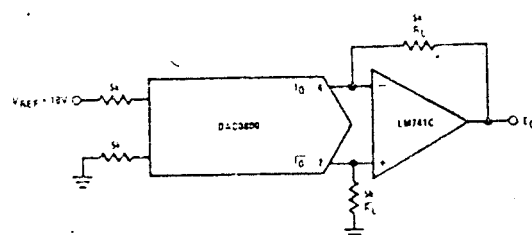


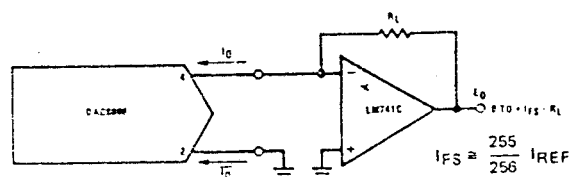
FIGURE 19. Basic Bipolar Output Operation



If $R_L = R_{L1}$ within $\pm 0.05\%$, output is symmetrical about ground

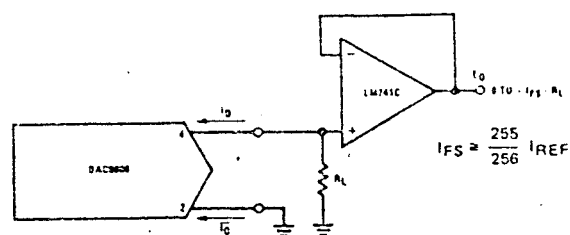
	B1	B2	B3	B4	B5	B6	B7	B8	EO
Pos. Full Scale	1	1	1	1	1	1	1	1	+9.920
Pos. Full Scale-LSB	1	1	1	1	1	1	1	0	+9.840
(+) Zero Scale	1	0	0	0	0	0	0	0	+0.040
(-) Zero Scale	0	1	1	1	1	1	1	1	-0.040
Neg. Full Scale+LSB	0	0	0	0	0	0	0	1	-9.840
Neg. Full Scale	0	0	0	0	0	0	0	0	-9.920

FIGURE 20. Symmetrical Offset Binary Operation



For complementary output (operation as negative logic DAC), connect inverting input of op amp to I_0 (pin 2), connect I_1 (pin 4) to ground.

FIGURE 21. Positive Low Impedance Output Operation



For complementary output (operation as a negative logic DAC) con-